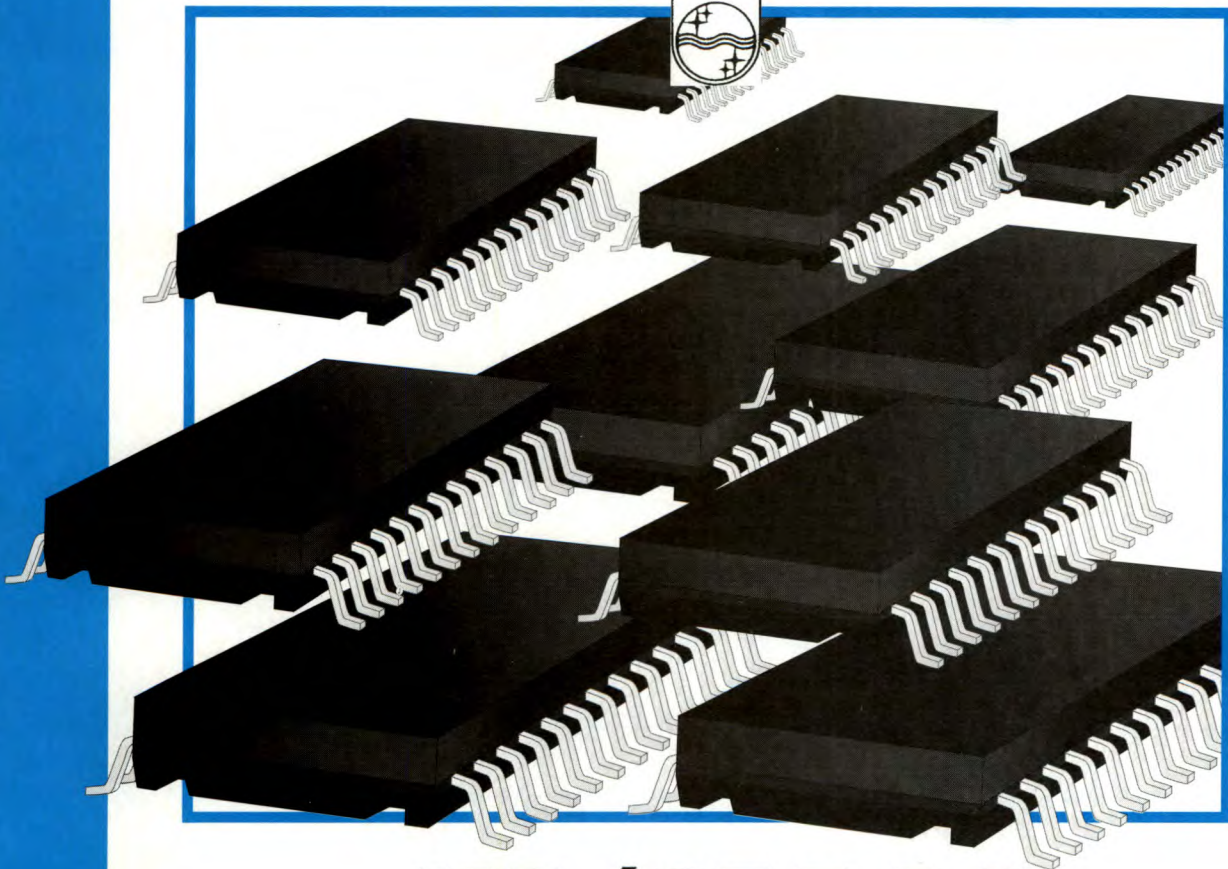


I DATA SHEET DI FARE ELETTRONICA

- LINEARI E TELECOMUNICAZIONI •
- RADIO E SISTEMI AUDIO •
- VIDEO E SISTEMI VIDEO • TTL •

IN COLLABORAZIONE CON



NE/SE566

NE5080

NE5081

74F00

NE/SE566 FUNCTION GENERATOR

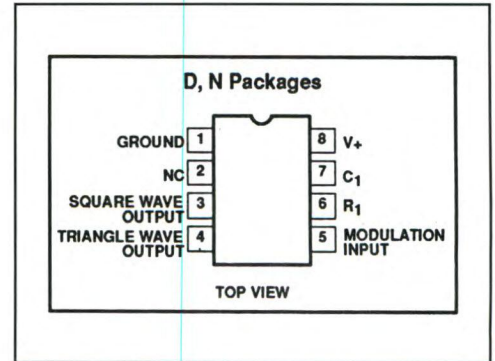
DESCRIZIONE

L'NE/SE566 Function Generator è un oscillatore controllato in tensione di eccezionale linearità con forme d'onda d'uscita bufferizzate quadre e triangolari. La frequenza delle oscillazioni viene determinata dal valore di un resistore e di un condensatore esterni, nonché dalla tensione applicata al terminale di controllo. L'oscillatore può essere programmato entro un campo di frequenze da 10 a 1 attraverso la selezione di un resistore esterno e modulate, sempre in un campo da 10 a 1 attraverso il controllo di tensione, con ottima linearità.

CARATTERISTICHE

- Vasto campo di tensioni operative (fino a 24 V; singola o doppia)
- Alta linearità di modulazione
- Alta stabilità in frequenza (200 ppm/°C tipica)
- Programmazione delle frequenze attraverso un resistore o un condensatore, in tensione o in corrente
- Frequenza regolabile entro un campo da 10 a 1 con lo stesso condensatore.

PIEDINATURA



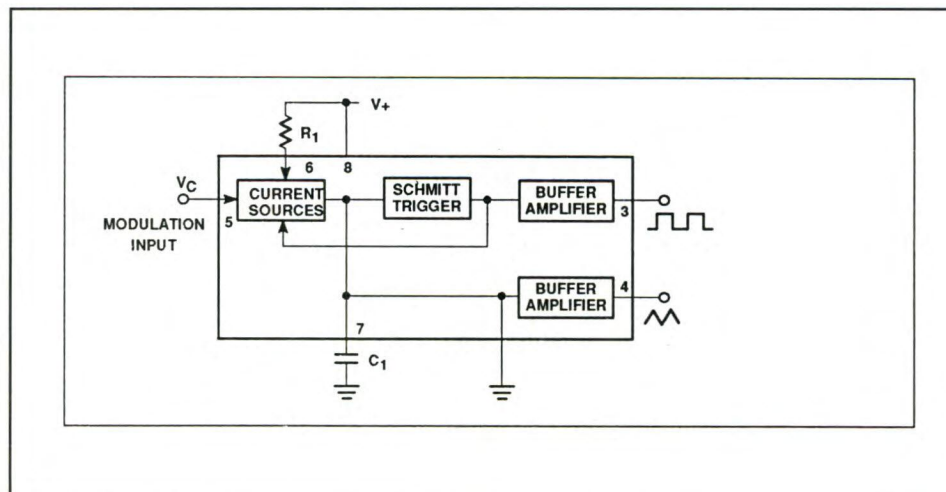
APPLICAZIONI

- Generatori di tono
- FSK
- Modulatori FM
- Generatori di clock
- Generatori di segnale
- Generatori di funzione

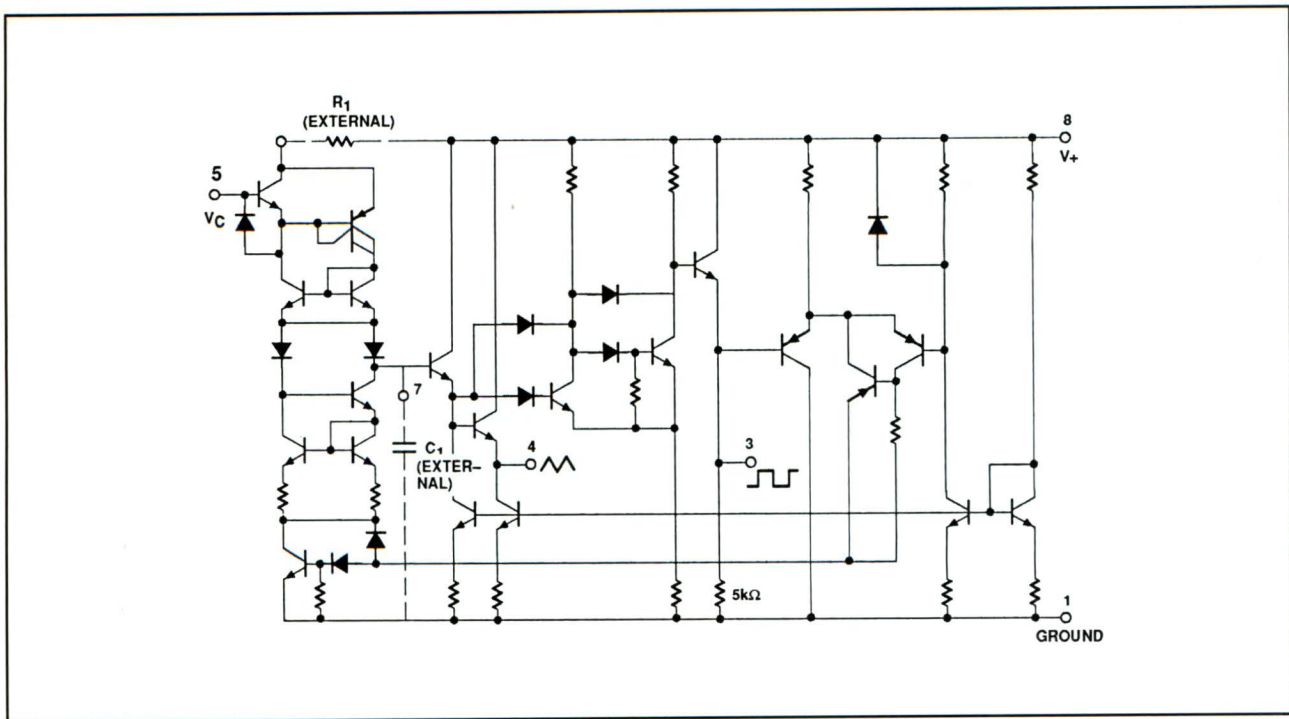
ORDERING INFORMATION

DESCRIPTION	TEMPERATURE RANGE	ORDER CODE
8-Pin Plastic SO	0 to +70°C	NE566D
14-Pin Cerdip	0 to +70°C	NE566F
8-Pin Plastic DIP	0 to +70°C	NE566N
8-Pin Plastic DIP	-55°C to +125°C	SE566N

SCHEMA A BLOCCHI



SCHEMA EQUIVALENTE



NE/SE566

VALORI MASSIMI ASSOLUTI

SYMBOL	PARAMETER	RATING	UNIT
V+	Maximum operating voltage	26	V
V _{IN}	Input voltage	3	V _{P-P}
T _{STG}	Storage temperature range	-65 to +150	°C
T _A	Operating ambient temperature range		
	NE566	0 to +70	°C
	SE566	-55 to +125	°C
P _D	Power dissipation	300	mW

T_A=25°C, V_{CC}=±6V, unless otherwise specified.

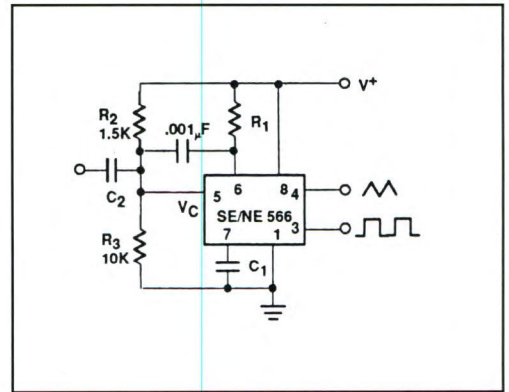
SYMBOL	PARAMETER	SE566			NE566			UNIT
		Min	Typ	Max	Min	Typ	Max	
General								
T _A	Operating ambient temperature range	-55		125	0		70	°C
V _{CC}	Operating supply voltage	±6		±12	±6		±12	V
I _{CC}	Operating supply current		7	12.5		7	12.5	mA
VCO¹								
f _{MAX}	Maximum operating frequency		1			1		MHz
	Frequency drift with temperature		500			600		ppm/°C
	Frequency drift with supply voltage		0.1	1		0.2	2	%/V
	Control terminal input impedance ²		1			1		MΩ
	FM distortion (±10% deviation)		0.2	0.75		0.4	1.5	%
	Maximum sweep rate		1			1		MHz
	Sweep range		10:1			10:1		
Output								
t _R t _F	Triangle wave output							
	impedance		50			50		Ω
	voltage	1.9	2.4		1.9	2.4		V _{P-P}
	linearity		0.2			0.5		%
	Square wave input							
	impedance		50			50		Ω
	voltage	5	5.4		5	5.4		V _{P-P}
	duty Cycle	45	50	55	40	50	60	%
	Rise time		20			20		ns
	Fall Time		50			50		ns

NOTES:

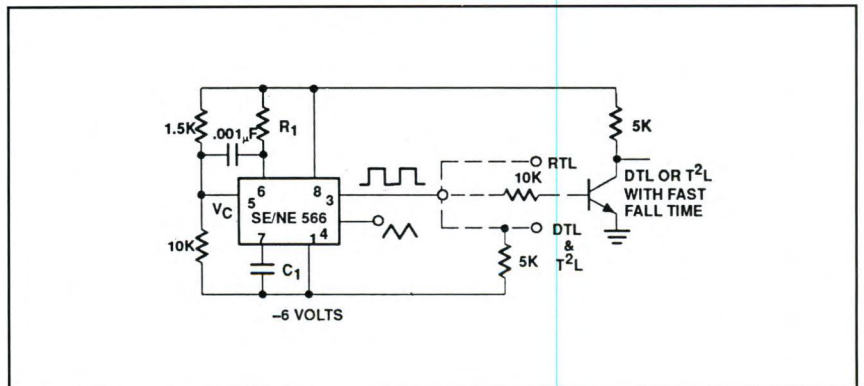
1. The external resistance for frequency adjustment (R₁) must have a value between 2kΩ and 20kΩ.
2. The bias voltage (V_C) applied to the control terminal (Pin 5) should be in the range V₊ ≤ V_C ≤ V₊.

CARATTERISTICHE ELETTRICHE IN CONTINUA

CONTROLLO IN TENSIONE



PILOTAGGIO DI CIRCUITI TTL



IL FUNZIONAMENTO

L'NE/SE566 è un generatore di funzioni per applicazioni generali controllato in tensione e particolarmente adatto per modulare in frequenza in modo lineare. Il circuito genera forme d'onda d'uscita quadre e triangolari con frequenze fino a 1 MHz. Come si nota dallo schema a blocchi, al terminale di controllo (piedino 5) può essere inviata una tensione esterna (V_c) compresa nella gamma:

$$V_+ \leq V_c \leq V_{cc}$$

nel quale V_{cc} rappresenta la tensione di alimentazione totale. Il controllo della tensione viene eseguito per mezzo del partitore di tensione formato da R_2 e R_3 . Il segnale di modulazione viene applicato al terminale 5 di controllo per mezzo del condensatore di disaccoppiamento C_2 . Il segnale di modulazione può anche essere accoppiato direttamente al terminale di controllo fornendo a questo una appropriata tensione di polarizzazione. La frequenza viene data approssimativamente da:

$$f_o = 2[(V_+) - (V_c)] / R_1 C_1 V_+$$

con R_1 compresa nella gamma $2k\Omega < R_1 < 20k\Omega$. Un condensatore di bassa capacità (solitamente da 1 nF) può essere collegato tra i piedini 5 e 6 per eliminare possibili oscillazioni causate dall'unità per il controllo della tensione. Se il VCO deve essere utilizzato per pilotare circuiti logici standard, è necessario prevedere una tensione di alimentazione doppia. In questo caso l'uscita ad onda quadra dispone di appropriati livelli DC che ne permettono l'interfacciamento con la suddetta logica. La logica RTL può essere pilotata direttamente dal piedino 3. Per pilotare logiche DTL o TTL, che richiedono assorbimenti superiori a 1 mA, è necessario collegare un resistore da 5 k Ω tra il terminale 3 e l'alimentazione negativa. In questo modo viene incrementato l'assorbimento di corrente fino a 2 mA. Un terzo tipo d'interfaccia può essere basata su un transistor che lavora in interdizione-saturazione collegato, come mostra il relativo schema, tra l'uscita del 566 e il circuito logico. Questa configurazione viene usata principalmente per circuiti TTL che richiedano un tempo di discesa veloce (<50 ns) unito ad un alto assorbimento.

NE5080 High-speed FSK modem transmitter

DESCRIZIONE

L'NE5080 è il chip trasmettitore, di una coppia di circuiti integrati, destinati a dar vita ad un modem FSK. (L'NE5081 è il chip ricevitore). I chip sono compatibili con lo standard IEEE 802.4 per un "Shingle-Channel" Phase-Continuous-FSK Token Bus. Le specifiche riportate in questo data sheet sono garantite solo quando il trasmettitore opera nelle frequenze previste dallo standard 802. Comunque, sia l'NE5080 che l'NE5081, possono essere utilizzati anche su altre frequenze. Il rapporto tra la frequenza logica alta e quella bassa va normalmente da 1,67 a 1,00 valori che possono essere variati esternamente.

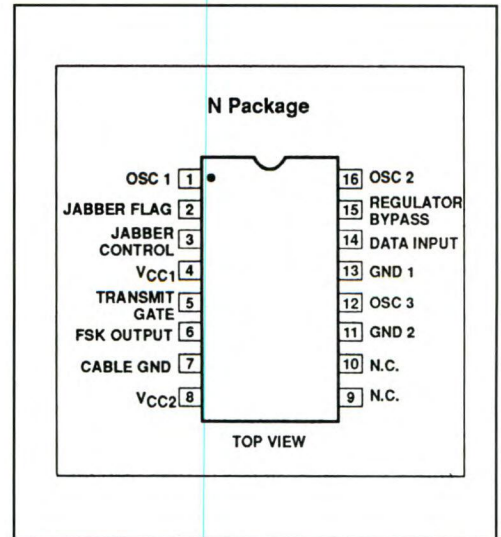
CARATTERISTICHE

- Compatibile con lo standard IEEE 802.4
- Frequenze fino a diversi Megabaud
- Operazioni in full-duplex o in half-duplex
- Funzione jabber on-chip

APPLICAZIONI

- Aree di reti locali
- Comunicazioni da punto a punto
- Automazione aziendale
- Process control
- Office Automation

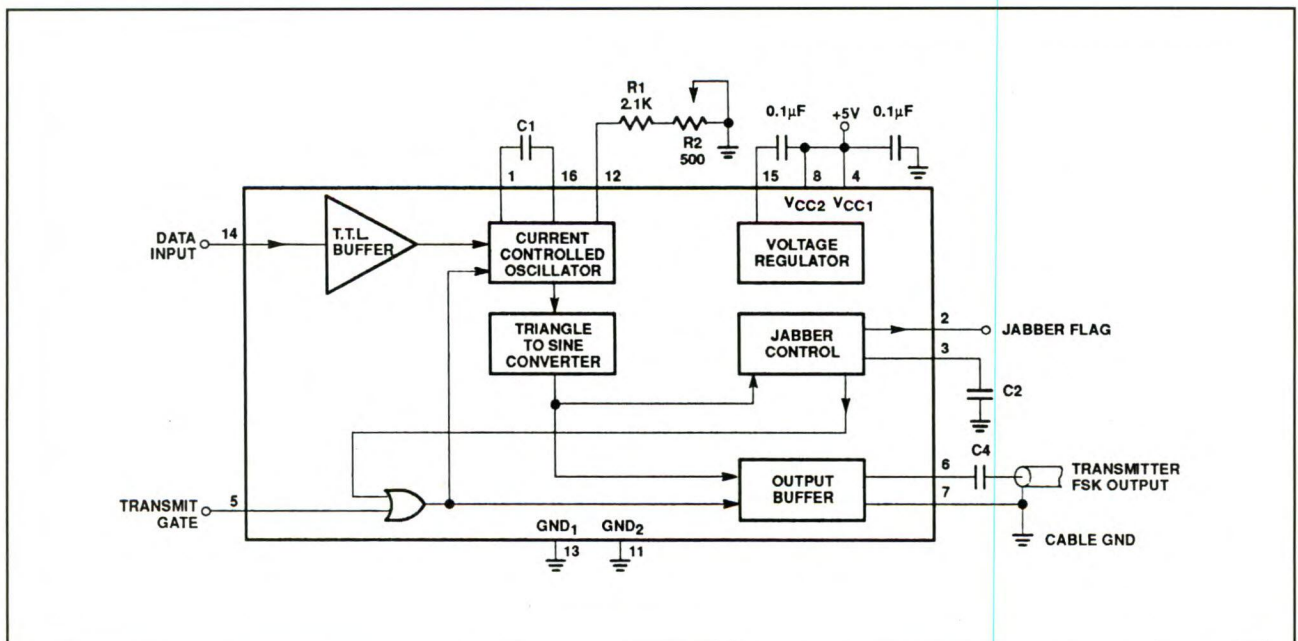
PIEDINATURA



ORDERING CODE

DESCRIPTION	TEMPERATURE RANGE	ORDER CODE
16-Pin Plastic DIP	0°C to +70°C	NE5080N

SCHEMA A BLOCCHI



DESCRIZIONE GENERALE

L'NE5080 trasmette dati in modo asincrono su cavo coassiale fino a 2 M baud. Il chip accetta dati seriali e li trasmette come segnali periodici la cui frequenza dipende dallo stato alto o basso del dato stesso. L'unità è intesa per operare con una frequenza di 6,25 MHz (livello alto) e 3,75 MHz (livello basso). La frequenza viene stabilita settando componenti esterni; comunque, il rapporto delle frequenze alte e basse viene stabilito internamente e non può essere modificato.

L'uscita FSK può essere disattivata per mezzo del terminale transmit gate. Quando viene disattivato, il trasmettore presenta un'alta impedenza d'uscita e l'oscillatore è spento. L'intervallo di tempo in cui il trasmettore è in grado di trasmettere, può essere controllato dall'uso del pin di controllo Jabber.

Jabber Control Pin

Durante l'intervallo di tempo di trasmissione, questo piedino fornisce una certa corrente che stabilisce il tempo massimo in cui il trasmettore deve rimanere attivo. Esistono tre opzioni che possono essere utilizzate in questo senso:

1. Usare la corrente per caricare un condensatore: quando la tensione ai capi del condensatore raggiunge circa 1,4 V, il trasmettore viene disattivato. Un livello logico basso applicato al piedino 3 resetta la funzione Jabber; è necessario eseguire questo reset per mezzo di una uscita a collettore aperto. Un livello logico alto permette allo stesso terminale, disattiva il trasmettore.
2. Usare un sensore esterno di corrente con relativa circuiteria per controllare l'intervallo di

tempo in cui il trasmettore rimane acceso.

3. Il piedino può essere collegato a massa e quindi non è attivo. La trasmissione viene quindi controllata unicamente dal segnale applicato al transmit gate pin.

Jabber Flag Pin

Questo terminale va a livello logico alto quando usiamo il Jabber Control Pin per disattivare il trasmettore. Va usato come latch e può essere resettato applicando un logic low al Jabber Control pin.

VALORI MASSIMI ASSOLUTI

SYMBOL	PARAMETER	RATING	UNIT
V_{CC1} V_{CC2}	Supply Voltage	+6	V
V_{IN}	Input voltage range (Data, Gate)	-0.3 to V_{CC}	V
P_D	Power dissipation	800	mW
T_A	Operating temperature range	0 to +70	°C
T_J	Maximum junction temperature	+150	°C
T_{STG}	Storage temperature range	-65 to +150	°C
T_{SOLD}	Lead temperature (soldering, 10sec)	300	°C

FUNZIONE DEI PIN DEL NE5080

PIN	FUNCTION
1	OSC 1: One end of the external capacitor used to set the carrier frequency.
2	Jabber Flag: This pin goes to a logic high if the transmitter attempts to transmit for a longer time than allowed by the Jabber control function.
3	Jabber Control: Used to control transmit time. See note on Jabber function.
4	V_{CC1} : Voltage supply.
5	Transmit Gate: A logic flow on this pin will enable the transmitter; a logic high will disable it.
6	Transmitter FSK Output
7	Cable Ground: The shield of the coax cable should be connected to this pin and to Pin 11.
8	V_{CC2} : Connect to Pin 4 close to device.
9	No Connection
10	No Connection
11	Ground 2: Connect to Analog ground close to device.
12	OSC 3: A variable resistor between this point and ground is used to set the carrier frequencies.
13	Ground 1: Connect to Analog close to device.
14	Data Input
15	Regulator Bypass: A bypass capacitor between this pin and V_{CC1} is required for the internal voltage regulator function.
16	OSC 2: One end of a capacitor that is between Pin 1 and Pin 16 and is used to set the carrier frequency.

CARATTERISTICHE ELETTRICHE IN CONTINUA

SYMBOL	PARAMETER	TEST CONDITIONS	LIMITS			UNIT
			Min	Typ	Max	
f_1	Output frequency (Logic high)	Data input $\geq 2.0V$ (See Note 1)	6.17	6.25	6.33	MHz
f_0	Output frequency (Logic low)	Data input $\leq 0.8V$ (See Note 1)	3.67	3.75	3.83	MHz
V_O	Output amplitude	Data input $\geq 2.0V$ or $\leq 0.8V$ Output Load = 37.5Ω	0.5		1.0	V_{RMS}
R_{OFF}	Output impedance (gated off)	Transmit gate $\geq 2.0V$	100			$k\Omega$
R_{ON}	Output impedance (gated on)	Transmit gate $\leq 0.8V$			37.5	Ω
C_O	Output capacitance	Transmit gate $\geq 2.0V$ or $\leq 0.8V$			10	pF
V_F	Feedthrough	Transmit gate $\geq 2.0V$ 2.0MHz sq. wave (TTL levels) input			1	mV_{RMS}
I_J	Jabber current	Transmit gate $\leq 0.8V$ Input $\geq 2.0V$ or $\leq 0.8V$		1.25		μA
I_{CC}	Supply current	V_{CC1} connected to V_{CC2}		75	100	mA

Logic levels

V_{IH}	Data Input Logic high	Input high voltage	2.0			V
V_{IL}	Logic low	Input low voltage			0.8	V
I_{IH}	Input current	$V_{IN} = 2.4V$			40	μA
I_{IL}	Input current	$V_{IN} = 0.4V$			-1.6	mA
V_{IH}	Transmit gate Logic high	Input high voltage	2.0			V
V_{IL}	Logic low	Input low voltage			0.8	V
I_{IH}	Input current	$V_G = 2.4V$			40	μA
I_{IL}	Input current	$V_G = 0.4V$			-1.6	mA
V_{OH}	Jabber flag Logic high	$I_{OH} = -400\mu A$	2.4			V
V_{OL}	Logic low	$I_{OL} = 4.0mA$			0.4	V
V_{IH}	Jabber control Logic high	Input high voltage	2.0			V
V_{IL}	Logic low	Input low voltage			0.8	V

NOTE:

1. Tuned per instructions in AN195.

CARATTERISTICHE ELETTRICHE IN ALTERNATA

SYMBOL	PARAMETER	TO	FROM	TEST CONDITIONS	LIMITS			UNIT
					Min	Typ	Max	
t_S	Setup time	Data in	Gate on	Figure 1	2	0.1		μs
t_A	Delay time	Output freq. change	Data transition	Figure 2			150	ns
t_B	Delay time	Output disabled	Gate off	Figure 3		0.4	2	μs
t_C	Delay time	Output disabled	Jabber control	Figure 4			100	ns
t_D	Delay time	Jabber flag	Jabber control	Figure 5			100	ns
	Jabber control reset Pulse width (Logic low)				100			ns

Figura 1.
Setup Time, t_s .

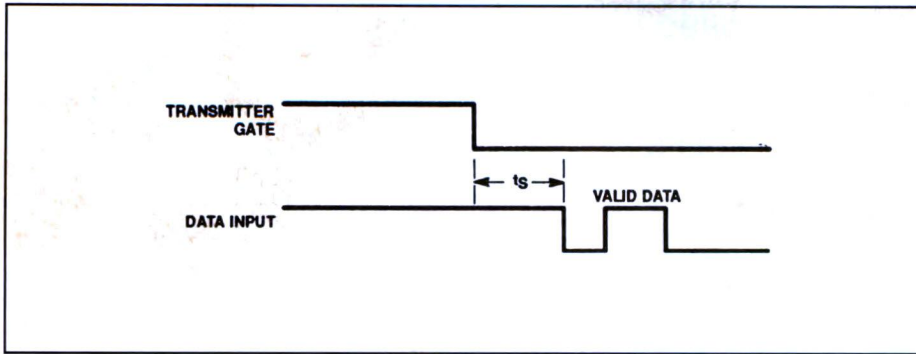


Figura 2.
Delay Time, t_A .

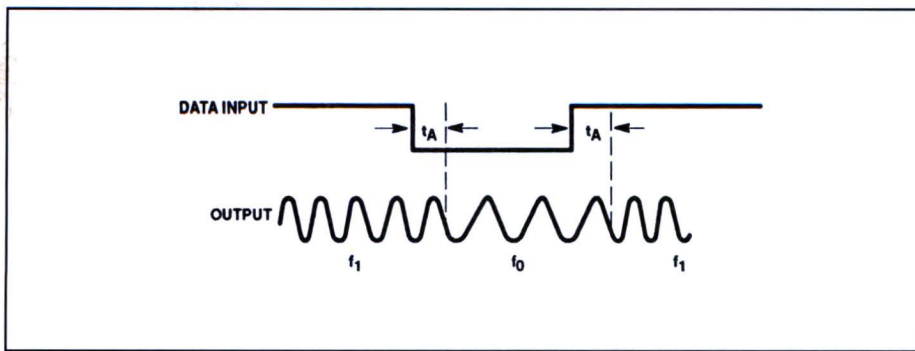


Figura 3.
Delay Time, t_B .

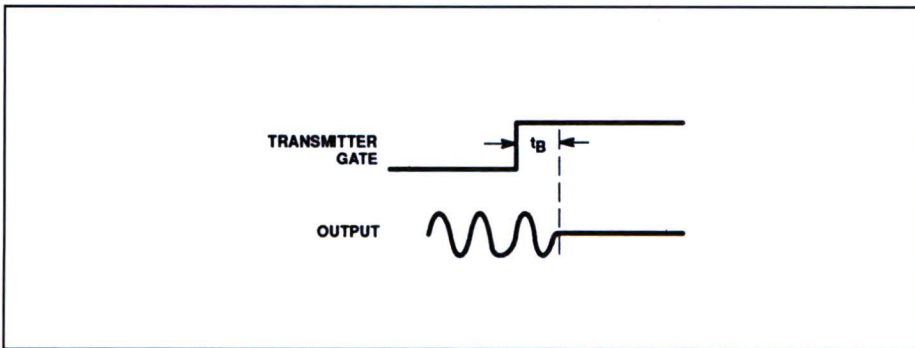


Figura 4. Delay Time, t_C .

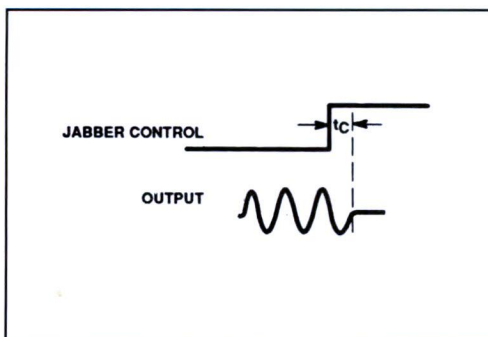
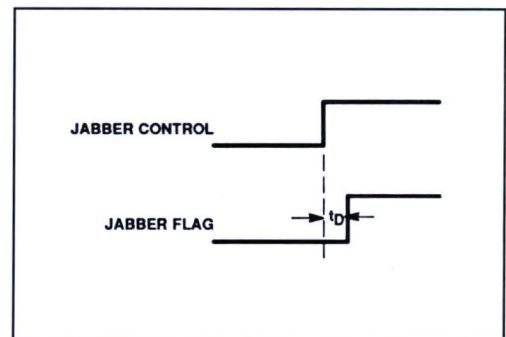


Figura 5. Delay Time, t_D .



NE5081: High-speed FSK modem receiver

DESCRIZIONE

L'NE5081 è IL chip ricevitore, di una coppia, studiata per formare un modem FSK. (L'NE5080 visto prima è il chip trasmettitore). Entrambi i chip sono compatibili con lo standard IEEE 802.4 per un "Shingle-Channel" Phase-Continuous-FSK Token Bus. Le specifiche sotto riportate sono garantite solamente quando il ricevitore funziona nel range di frequenze stabilite dallo standard 802. Comunque il ricevitore può essere utilizzato anche su altre frequenze.

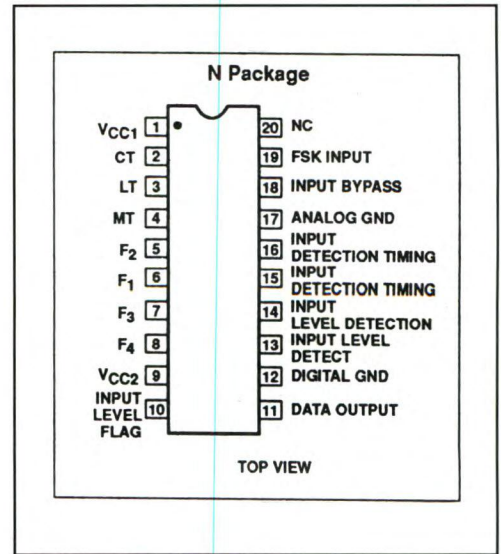
CARATTERISTICHE

- Compatibile con lo standard IEEE 802.4
- Frequenze massime di diversi Megabaud
- Operazioni in full-duplex o in half-duplex
- Basso errore di rapporto bit (solitamente 10^{-12})

APPLICAZIONI

- Aree di reti locali
- Comunicazioni da punto a punto
- Automazione aziendale
- Process control
- Office Automation

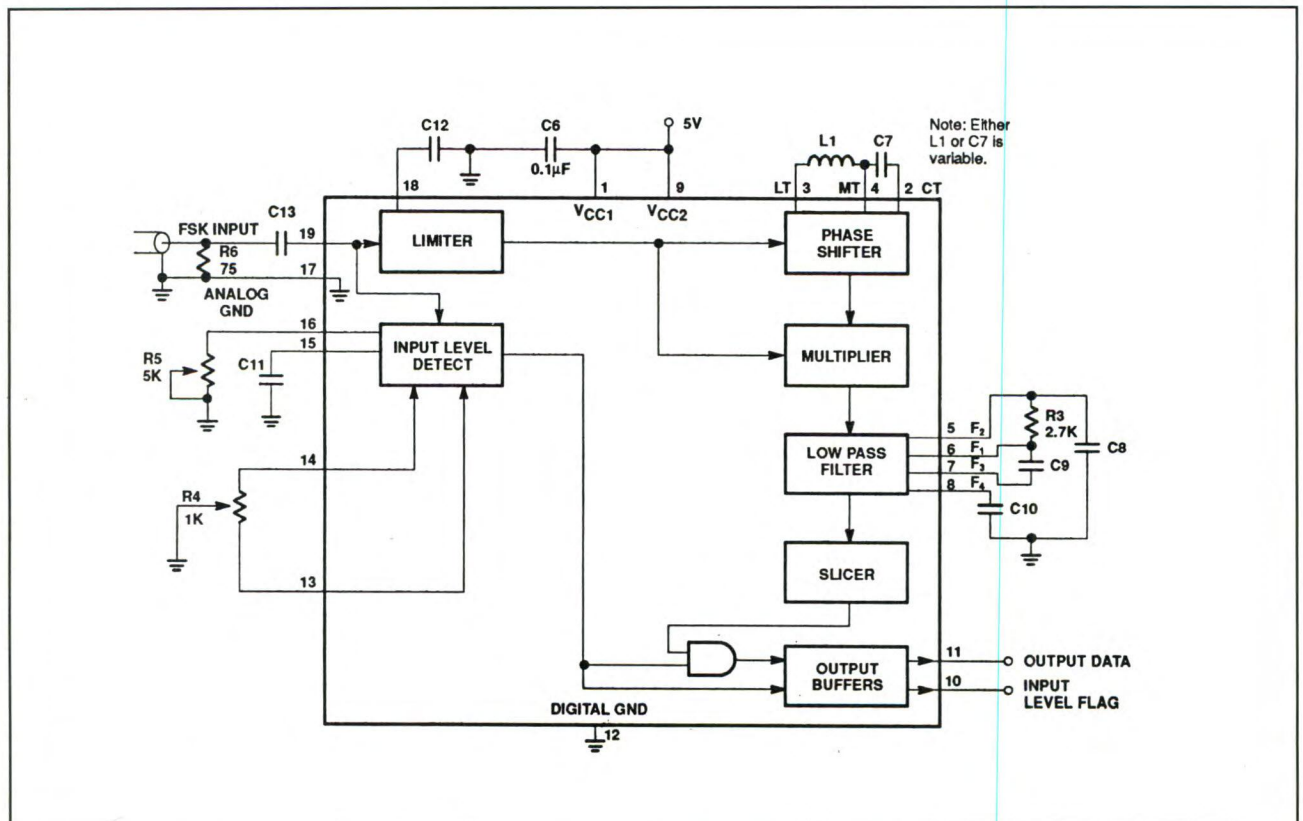
PIEDINATURA



ORDERING INFORMATION

DESCRIPTION	TEMPERATURE RANGE	ORDER CODE
20-Pin Plastic DIP	0°C to +70°C	NE5081N

SCHEMA A BLOCCHI



VALORI MASSIMI ASSOLUTI

$T_A = 25^\circ\text{C}$

SYMBOL	PARAMETER	RATING	UNIT
V_{CC1} V_{CC2}	Supply voltage	+6	V
V_{IN}	Input voltage range	-0.3 to $+V_{CC}$	V
I_{DO}	Output (Data, Level detect) Max sink current	20	mA
P_D	Maximum power dissipation, $T_A = 25^\circ\text{C}$, (still-air) ¹ N package	1690	mW
T_A	Operating temperature range	0 to +70	$^\circ\text{C}$
T_{STG}	Storage temperature range	-65 to +150	$^\circ\text{C}$
T_{SOLD}	Lead soldering temperature (10 sec. max)	300	$^\circ\text{C}$
	Max differential voltage between analog and digital grounds	100	mV

NOTE:

- Derate above 25°C as follows:
N package at $13.5\text{mW}/^\circ\text{C}$.

CARATTERISTICHE ELETTRICHE IN CONTINUA

$V_{CC1,2} = 4.75\text{--}5.25\text{V}$. External LC circuit tuned to 5MHz. Input level detect set at 16mV_{RMS} . $T_A = 0^\circ\text{C} + 70^\circ\text{C}$.

SYMBOL	PARAMETER	TEST CONDITIONS	LIMITS			UNIT
			Min	Typ	Max	
f_0	Logic Low Frequency	External LC tuned to 5MHz	3.67	3.75	3.83	MHz
f_1	Logic High Frequency	External LC tuned to 5MHz	6.17	6.25	6.33	MHz
IN_{DL}	Minimum Input Detect Level	Minimum input level that is detected as carrier (See Note 2 in General Description)	5		50	mV_{RMS}
V_{OL}	Logic Levels: Data Output	$I_{OL} = 4.0\text{mA}$ $V_{IN} > 16\text{mV}_{\text{RMS}}$ Freq = f_0			0.4	V
V_{OH}	Data Output	$I_{OH} = -400\mu\text{A}$ $V_{IN} > 16\text{mV}_{\text{RMS}}$ Freq = f_1	2.4			V
V_{OH}	Data Output	$I_{OH} = -400\mu\text{A}$ $V_{IN} < 5\text{mV}_{\text{RMS}}$ Freq = f_0	2.4			V
V_{OL}	Input Detect Flag	$I_{OL} = 4.0\text{mA}$ $V_{IN} = 0\text{V}_{\text{RMS}}$			0.4	V
V_{OH}		$I_{OH} = -400\mu\text{A}$ $V_{IN} > 16\text{mV}$	2.4			V
I_{CC}	Supply Current	$V_{CC} = 5.25\text{V}$ (V_{CC1} connected to V_{CC2}) $V_{IN} = 1.0\text{V}_{\text{RMS}}$ Freq = f_1 or f_0			50	mA
BER	Bit Error Rate	Input Signal $> 16\text{mV}_{\text{RMS}}$ maximum in-band noise = $1.6\text{mV}_{\text{RMS}}$		10^{-12}	10^{-9}	

CARATTERISTICHE ELETTRICHE IN ALTERNATA

SYMBOL	PARAMETER	TO	FROM	TEST CONDITIONS	LIMITS			UNIT
					Min	Typ	Max	
t_B	Delay Time	Input Level Detect Flag	Input On	Figure 1		0.05	1	μs
t_C	Delay Time	Input Level Detect Flag	Input Off	Figure 1	0.5	1.5	2.5	μs
t_D	Delay Time	Output Enabled	Input On	Figure 2			2	μs
t_E	Delay Time	Output Disabled	Input Off	Figure 2	0.5	1.5	2.5	μs
	Required Delay	Carrier Turn Off	Valid Data End		2			μs

DESCRIZIONE GENERALE

L'NE5081 riceve il segnale codificato FSK e fornisce all'uscita i dati digitali demodulati e decodificati. E' studiato per lavorare alle frequenze previste dallo IEEE 802.4 (3,75 MHz e 6,25 MHz). Può comunque lavorare anche su altre frequenze.

Il livello del segnale d'ingresso può variare entro un campo che va da $16 \text{ mV}_{\text{RMS}}$ a 1 V_{RMS} ; anche questo range può essere variato. Il ricevitore può incappare in un "Bit Error Rate" ogni 10^{-9} bit con segnali aventi un rapporto segnale/rumore di almeno 20 dB.

NOTE:

1. Il ricevitore può essere regolato in modo da accettare diverse frequenze d'ingresso per mezzo di un circuito LC. I componenti esterni sono stati, comunque, progettati per 3,75 MHz e 6,25 MHz.

2. L'Input Level Detect disattiva l'uscita del ricevitore quando il segnale d'ingresso scende al di sotto del livello accettabile. Questo livello è regolabile all'interno del campo riportato nella tabella delle caratteristiche elettriche. Lo scopo di questa funzione è quello di rendere minimi gli effetti dei disturbi ricevuti e per indicare quando il segnale presente all'ingresso è accettabile.

Tutte le caratteristiche riportate in questo data sheet vengono intese rilevate con un livello del segnale d'ingresso di $16 \text{ mV}_{\text{RMS}}$.

3. Lo Jitter è l'abilità del ricevitore nel riprodurre accuratamente il tempo dell'ingresso dei codici FSK digitali. Il valore dello Jitter è di $\pm 40 \text{ ns}$.

FUNZIONE DEI TERMINALI DEL NE5081

PIN	FUNCTION
1	V_{CC1} : Should be connected to the 5V supply and Pin 9.
2	CT : One end of an external capacitor that is used to tune the receiver.
3	LT : One end of an inductor that is used to tune the receiver.
4	MT : The junction of the capacitor and inductor used for tuning the receiver.
5	F2 F1 F3 F4 } Pins 5, 6, 7, 8 are used for a low-pass filter to remove carrier harmonics from the data output.
6	
7	
8	
9	V_{CC2} : Connect to Pin 1 (see Pin 1 function) close to the device.
10	Input Level Flag : This pin is used to indicate when there is a signal at the input that is greater than the level set by the input level detection circuitry. A logic high indicates an input greater than the set level.
11	Data Output : Supplies T ² L level data that corresponds to the FSK input received.
12	Digital Ground : Should be connected to digital ground.
13 and 14	Input Level Detect : These pins are used to set the level of input signal that the device will accept as valid.
15	Input Detection Timing : An external capacitor between this pin and ground is used to determine the time from carrier turn-off to output disable.
16	Input Detection Timing : Same as Pin 15, except that a resistor goes between this pin and ground. The values of the C and R depend on the carrier frequency. The values given in this data sheet are for a 5MHz carrier center frequency.
17	Analog Ground : Connect to analog ground close to the device.
18	Input Bypass : A capacitor between this pin and ground is used to bypass the input bias circuitry.
19	Input : The FSK signal from the cable goes to this pin.
20	No Connection .

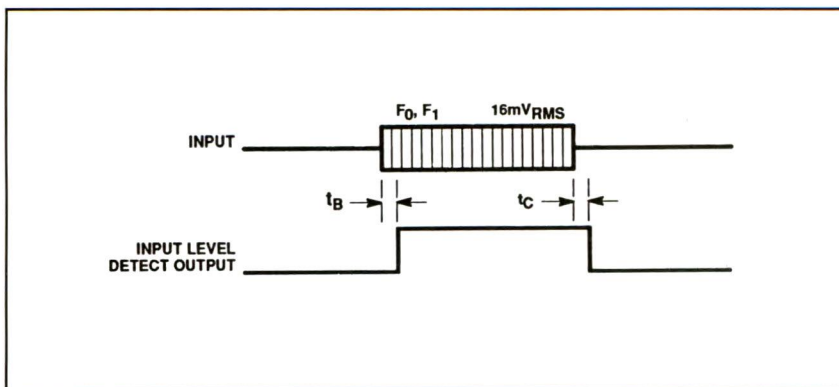


Figura 1.
Delay Time, t_B, T_C .

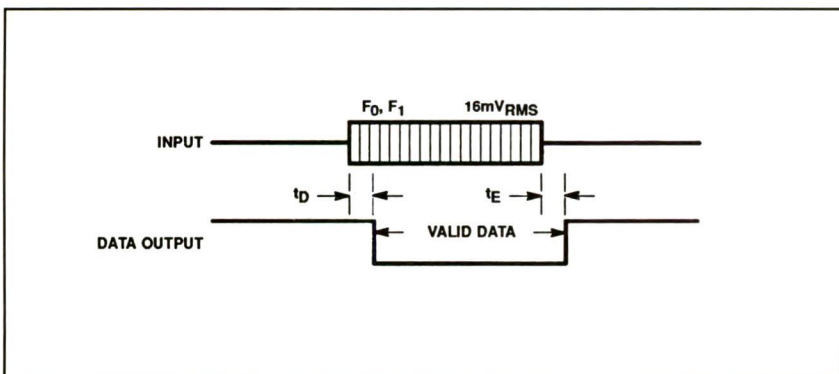


Figura 2.
Delay Time, t_D, t_E .

74F00: Quad 2-input NAND gate

CARATTERISTICHE

- Campo di temperatura (da -40°C a +85°C)

TYPE	TYPICAL PROPAGATION DELAY	TYPICAL SUPPLY CURRENT (TOTAL)
74F00	3.4ns	4.4mA

CARICO D'INGRESSO E D'USCITA E FAN-OUT

PINS	DESCRIPTION	74F (U.L.) HIGH/LOW	LOAD VALUE HIGH/LOW
Dna, Dnb	Data inputs	1.0/1.0	20 μ A/0.6mA
\bar{Q}_n	Data output	50/33	1.0mA/20mA

NOTE: One (1.0) FAST unit load is defined as: 20 μ A in the high state and 0.6mA in the low state.

SCHEMA LOGICO

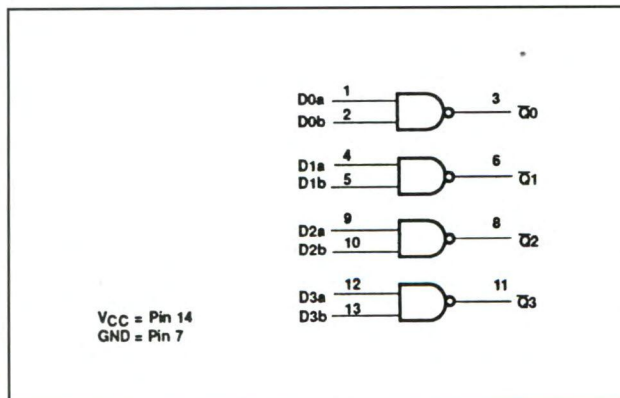


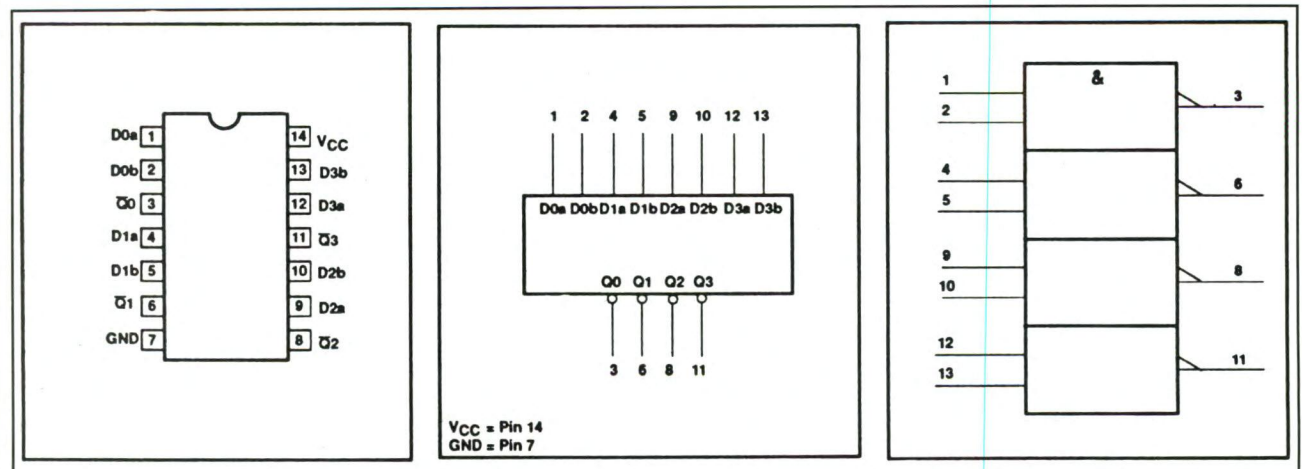
TABELLA DELLE FUNZIONI

INPUTS		OUTPUT
Dna	Dnb	\bar{Q}_n
L	L	H
L	H	H
H	L	H
H	H	L

NOTES:

1. H = High voltage level
2. L = Low voltage level

PIEDINATURA, SIMBOLO LOGICO E SIMBOLO IEC/IEEE



VALORI MASSIMI ASSOLUTI

(Operation beyond the limit set forth in this table may impair the useful life of the device. Unless otherwise noted these limits are over the operating free air temperature range.)

SYMBOL	PARAMETER		RATING	UNIT
V _{CC}	Supply voltage		-0.5 to +7.0	V
V _{IN}	Input voltage		-0.5 to +7.0	V
I _{IN}	Input current		-30 to +5	mA
V _{OUT}	Voltage applied to output in high output state		-0.5 to V _{CC}	V
I _{OUT}	Current applied to output in low output state		40	mA
T _{amb}	Operating free air temperature range	Commercial range	0 to +70	°C
		Industrial range	-40 to +85	°C
T _{stg}	Storage temperature range		-65 to +150	°C

CONDIZIONI OPERATIVE CONSIGLIATE

SYMBOL	PARAMETER	LIMITS			UNIT
		MIN	NOM	MAX	
V _{CC}	Supply voltage	4.5	5.0	5.5	V
V _{IH}	High-level input voltage	2.0			V
V _{IL}	Low-level input voltage			0.8	V
I _{IK}	Input clamp current			-18	mA
I _{OH}	High-level output current			-1	mA
I _{OL}	Low-level output current			20	mA
T _{amb}	Operating free air temperature range	Commercial range	0	+70	°C
		Industrial range	-40	+85	°C

CARATTERISTICHE ELETTRICHE IN CONTINUA

(Over recommended operating free-air temperature range unless otherwise noted.)

SYMBOL	PARAMETER	TEST CONDITIONS ¹	LIMITS			UNIT
			MIN	TYP ²	MAX	
V _{OH}	High-level output voltage	V _{CC} = MIN, V _{IL} = MAX	±10%V _{CC}	2.5		V
		V _{IH} = MIN, I _{OH} = MAX	±5%V _{CC}	2.7	3.4	V
V _{OL}	Low-level output voltage	V _{CC} = MIN, V _{IL} = MAX	±10%V _{CC}		0.30	0.50
		V _{IH} = MIN, I _{OL} = MAX	±5%V _{CC}		0.30	0.50
V _{IK}	Input clamp voltage	V _{CC} = MIN, I _I = I _{IK}		-0.73	-1.2	V
I _I	Input current at maximum input voltage	V _{CC} = MAX, V _I = 7.0V			100	μA
I _{IH}	High-level input current	V _{CC} = MAX, V _I = 2.7V			20	μA
I _{IL}	Low-level input current	V _{CC} = MAX, V _I = 0.5V			-0.6	mA
I _{OS}	Short-circuit output current ³	V _{CC} = MAX		-60	-150	mA
I _{CC}	Supply current (total)	I _{CC} H V _{CC} = MAX	V _{IN} = GND	1.9	2.8	mA
		I _{CC} L V _{CC} = MAX	V _{IN} = 4.5V	6.8	10.2	mA

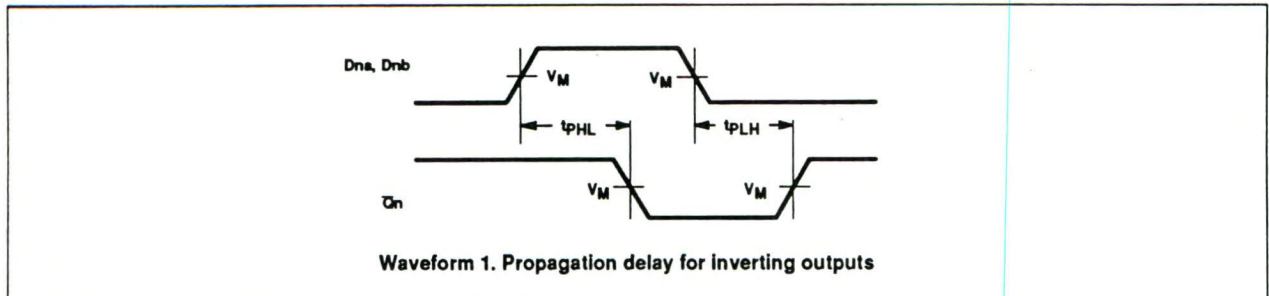
NOTES:

- For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions for the applicable type.
- All typical values are at V_{CC} = 5V, T_{amb} = 25°C.
- Not more than one output should be shorted at a time. For testing I_{OS}, the use of high-speed test apparatus and/or sample-and-hold techniques are preferable in order to minimize internal heating and more accurately reflect operational values. Otherwise, prolonged shorting of a high output may raise the chip temperature well above normal and thereby cause invalid readings in other parameter tests. In any sequence of parameter tests, I_{OS} tests should be performed last.

CARATTERISTICHE ELETTRICHE IN ALTERNATA

SYMBOL	PARAMETER	TEST CONDITION	LIMITS						UNIT	
			$T_{amb} = +25^{\circ}\text{C}$ $V_{CC} = +5.0\text{V}$ $C_L = 50\text{pF}$ $R_L = 500\Omega$			$T_{amb} = 0^{\circ}\text{C to } +70^{\circ}\text{C}$ $V_{CC} = +5.0\text{V} \pm 10\%$ $C_L = 50\text{pF}$ $R_L = 500\Omega$		$T_{amb} = -40^{\circ}\text{C to } +85^{\circ}\text{C}$ $V_{CC} = +5.0\text{V} \pm 10\%$ $C_L = 50\text{pF}$ $R_L = 500\Omega$		
			MIN	TYP	MAX	MIN	MAX	MIN		MAX
t_{PLH} t_{PHL}	Propagation delay Dna, Dnb to \bar{O}_n	Waveform 1	2.4 2.0	3.7 3.2	5.0 4.3	2.4 2.0	6.0 5.3	2.0 1.5	6.5 6.0	ns

FORME D'ONDA



Note: For all waveforms, $V_M = 1.5\text{V}$.

SUL PROSSIMO NUMERO...

NE/SE5539

AMPLIFICATORE OPERAZIONALE

AD ALTA FREQUENZA

TEA1096

CHIP TELEFONICO PARLA-ASCOLTA