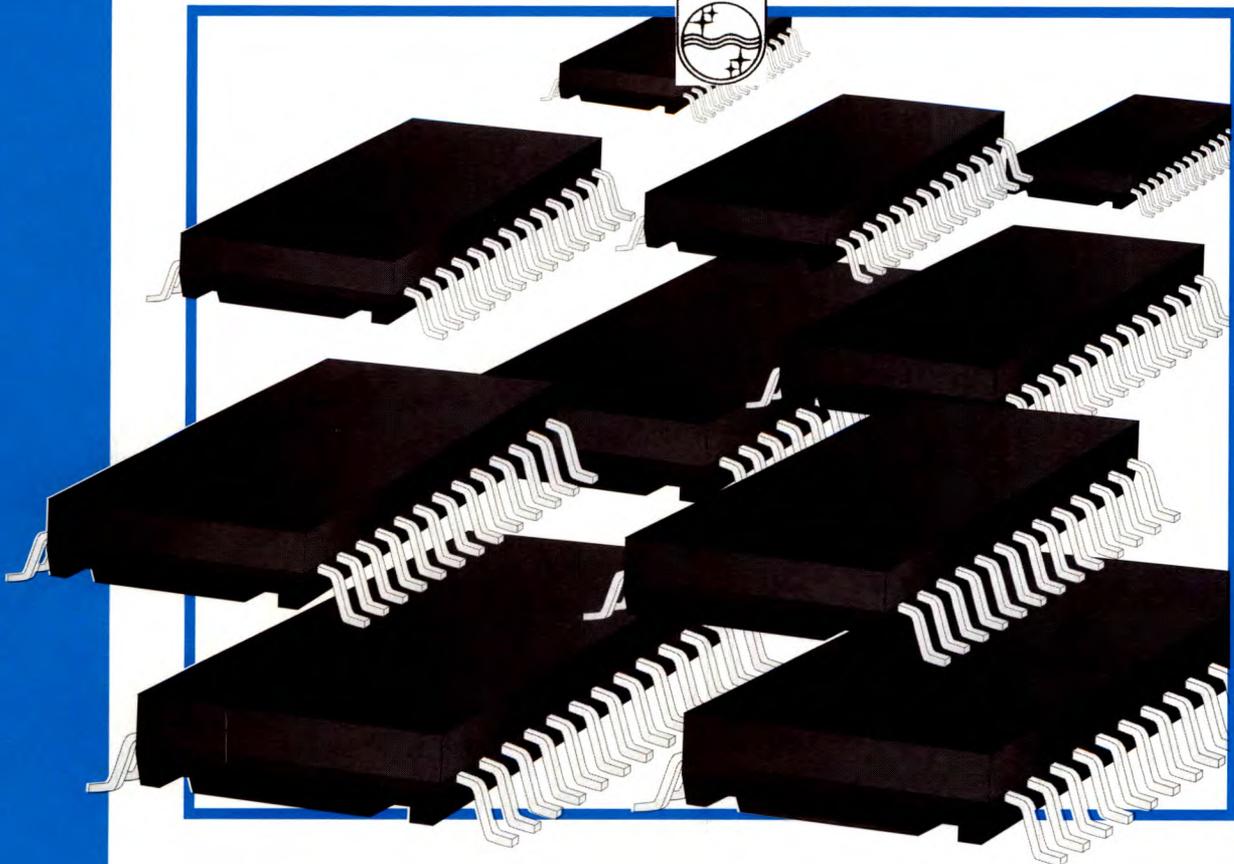
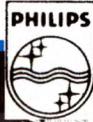


I DATA SHEET DI FARE ELETTRONICA

- LINEARI E TELECOMUNICAZIONI •
- RADIO E SISTEMI AUDIO •
- VIDEO E SISTEMI VIDEO • TTL •

IN COLLABORAZIONE CON



TDA 1013B

SAA 1011

TDA1013B: AMPLIFICATORE AUDIO CONTROLLATO IN CONTINUA

Il TDA1013B è un amplificatore audio dotato di controllo di volume logaritmico in continua. Grazie ad un'ampia gamma di tensioni di alimentazione (10-40 V), questa unità è particolarmente indicata per applicazioni come amplificatore audio nel canale suono TV, come amplificatore nei registratori, ecc. Il TDA1013B, installato in un contenitore SOT-110BE1 a 9 terminali, è protetto da sbalzi di temperatura. Ad una tensione di alimentazione di 18 V, la potenza d'uscita tipica è di 4.1 W su un altoparlante da 8 Ω. Il range di controllo del guadagno è maggiore di 80 dB per un controllo di tensione continua che va da 2 a 6,5 V. Le caratteristiche principali del TDA1013B vengono riferite, se non diversamente indicato, alle condizioni standard corrispondenti a 18 V di alimentazione e 8 Ω di carico.

INTRODUZIONE

Il TDA1013B possiede due caratteristiche principali: ha il volume controllato in continua e un amplificatore audio d'uscita come si può vedere dalla Figura 3.

Riassumiamo alcuni dei dati principali:

• Gamma della tensione di alimentazione	10-40 V
• Corrente di picco ripetitiva massima	1.5 A
• Corrente di picco non ripetitiva massima	3 A
• Rth j-tab	9 KΩ/W
• Rth j-amb.	45 KΩ/W
• Impedenza d'ingresso (piedino 5)	200 KΩ
• Impedenza d'ingresso (piedino 8)	29 KΩ
• Impedenza d'uscita (piedino 6)	60 Ω
• Guadagno in continua della parte di controllo (dal piedino 8 al 6)	9 dB
• Guadagno in continua dell'amplificatore di potenza (dal piedino 5 al 2)	31 dB

Il TDA1013B è protetto dagli sbalzi di temperatura.

DESCRIZIONE DELLO SCHEMA ELETTRICO INTERNO

Il diagramma a blocchi del circuito interno del TDA1013B è mostrato in Figura 1. Lo stadio di controllo è composto da un operazionale. Il principio del controllo di volume è basato sulla variazione di corrente determinata dalla differenza tra la tensione di riferimento interna e la tensione di controllo esterna. Il massimo guadagno dello stadio di controllo è di 9 dB. L'impedenza d'ingresso è di 29 KΩ mentre quella d'uscita dell'emitter è di 60 Ω.

Lo stadio di potenza prevede in ingresso un transistor Darlington, seguito da un driver operante in classe A e da uno stadio d'uscita quasi complementare operante in classe B.

Il guadagno a circuito aperto dello stadio di potenza è di 74 dB e il guadagno a circuito chiuso fissato internamente è di 31 dB. Il guadagno a circuito chiuso è stabilito dal valore di due resistori interni.

L'impedenza d'ingresso è di 200 kΩ. È incluso anche in questo stadio la protezione termica del circuito che protegge il chip dall'azione dannosa delle temperature troppo elevate (>150°C).

APPLICAZIONE DEL CIRCUITO

L'applicazione completa del circuito è mostrata in Figura 3, mentre in Figura 4 trovate le piste rame del circuito stampato e in Figura 5, la disposizione dei componenti. Il condensatore di disaccoppiamento da 100 μF non è stato montato sul circuito.

La Figura 6 mostra lo schema elettrico di un amplificatore stereo fornito di due TDA1013B.

MISURE

Le varie misure si riferiscono al circuito di Figura 3. Se non altrimenti specificato, le misure vengono eseguite con $V_p = 18V$, $R_l = 8 \Omega$, $f = 1 \text{ kHz}$ e $T_{amb.} = 25^\circ C$.

LA CORRENTE DI RIPOSO

Con una tensione di alimentazione $V_p = 18 V$ la corrente di riposo è di 23 mA.

PROTEZIONE DA CORTOCIRCUITI

Le prove di cortocircuito sono state fatte con le seguenti condizioni: $f = 1$ kHz sinusoidali fino al clipping con una tensione di alimentazione stabilizzata. Cortocircuito di 5 minuti direttamente sulle connessioni stampate. La tensione è stata incrementata con passi di 1 V. I risultati sono stati: con cortocircuito in a.c. ($R_l = 0$) l'unità è stata danneggiata ad una tensione $V_p = 23$ V e con cortocircuito in c.c. (piedino 2 collegato al piedino 1) l'unità è stata danneggiata ad una tensione $V_p = 22$ V.

FUNZIONAMENTO DI SWITCH-ON E SWITCH-OFF

Lo stadio di controllo di volume in continua non è completamente esente dai clic dello switch-on e dello switch-off. Quest'ultimo viene eliminato quando il controllo di volume si trova nella posizione di minimo guadagno. Lo stadio di potenza, di per sé se stesso, non possiede fenomeni di switch-on e switch-off ma risente di quelli presenti sulla linea della tensione di alimentazione. La riduzione di questi può essere raggiunta appiattendolo la pendenza con la quale la V_p viene incrementata o decrementata.

Un'ulteriore miglioria consiste nell'inserire un circuito di mute tra lo stadio del controllo del volume (piedino 6) e lo stadio di potenza (piedino 5).

E.M.C.

In Figura 7 viene mostrato lo schema elettrico impiegante un singolo TDA 1013B con alcuni componenti extra (un resistore e due condensatori) che migliorano la Electro Magnetic Compatibility del TDA1013B. Con questi componenti aggiuntivi il circuito soddisfa le richieste dell'"European Standard on Immunity from Radio Interference of Broadcast receivers and associated equipment". Il condensatore da 2,7 nF va montato il più vicino possibile ai piedini dell'IC.

Figura 1.
 Schema a blocchi
 del circuito
 interno.

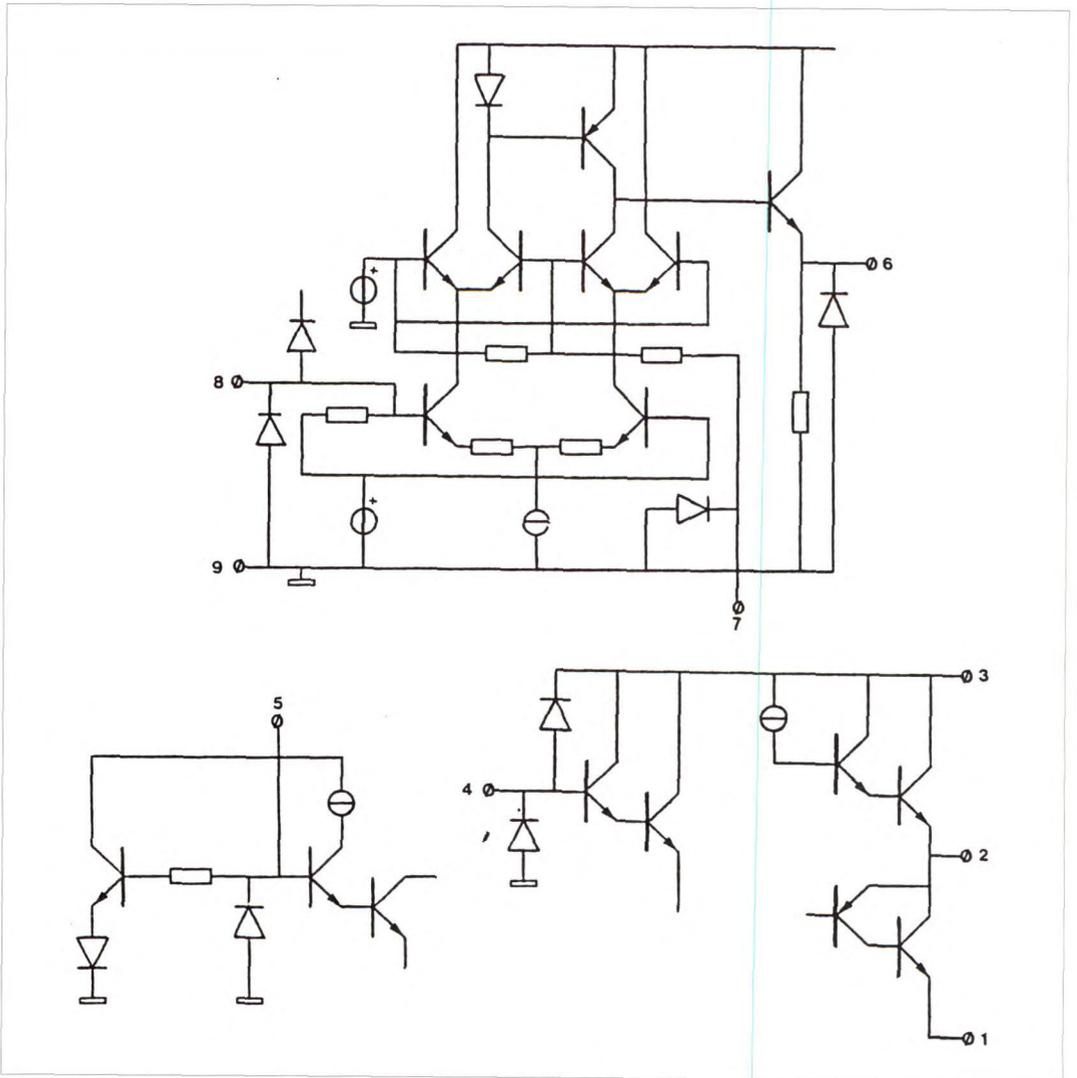
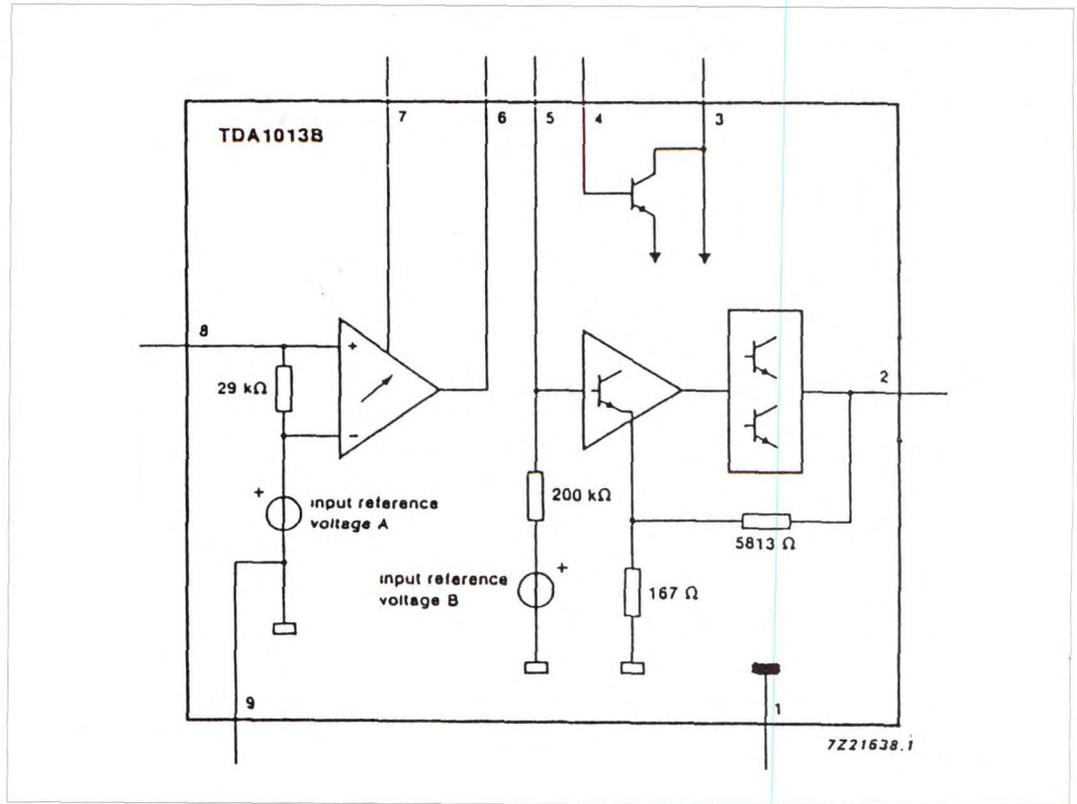


Figura 2.
 Collegamento
 interno dei pin.

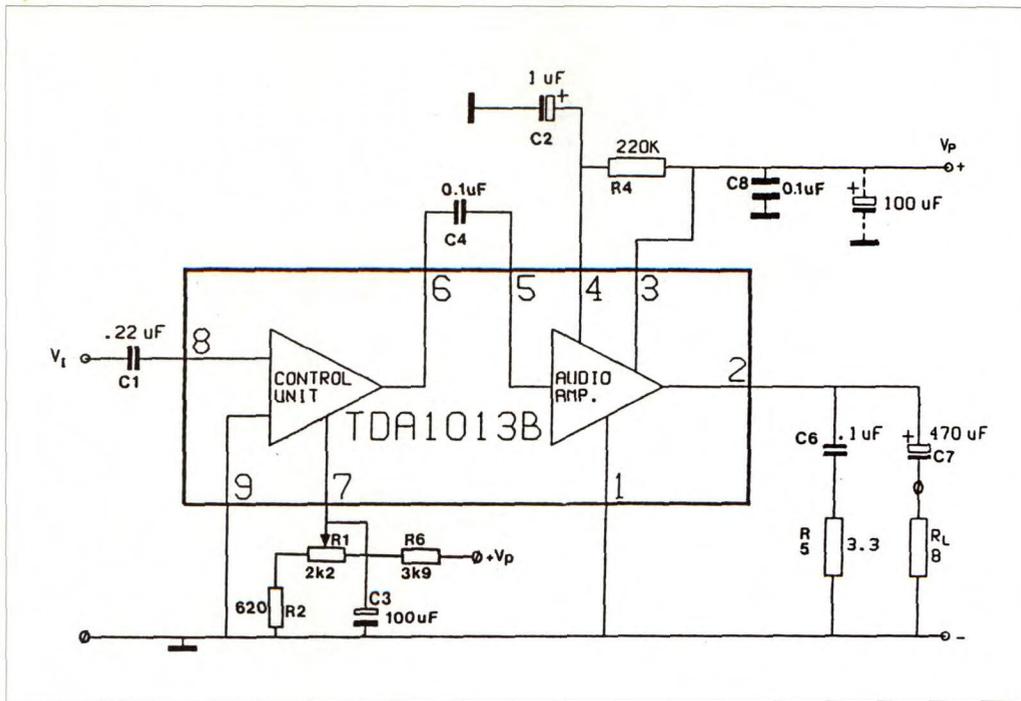


Figura 3. Schema elettrico.

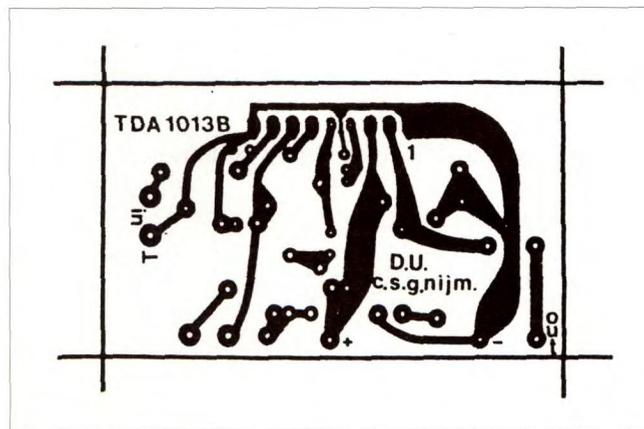


Figura 4. Circuito stampato visto dal lato rame.

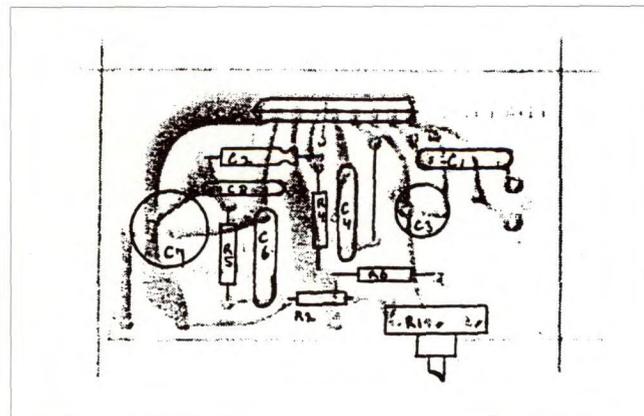


Figura 5. Disposizione dei componenti sulla basetta.

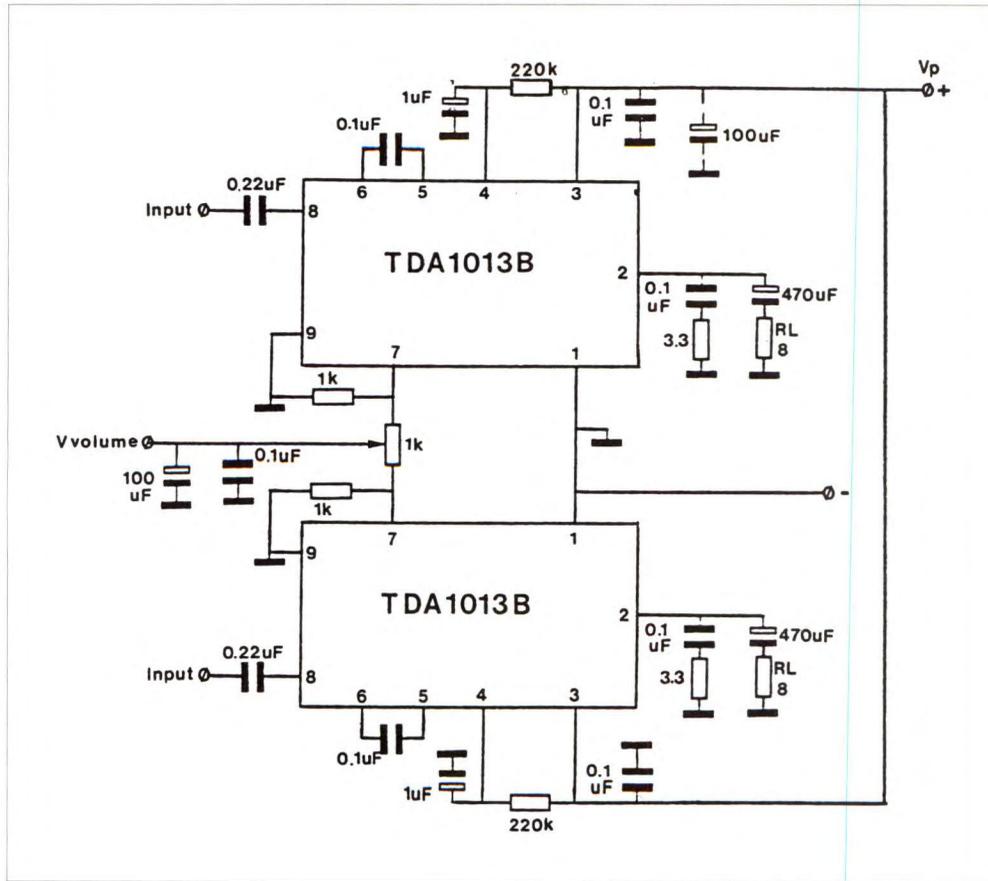
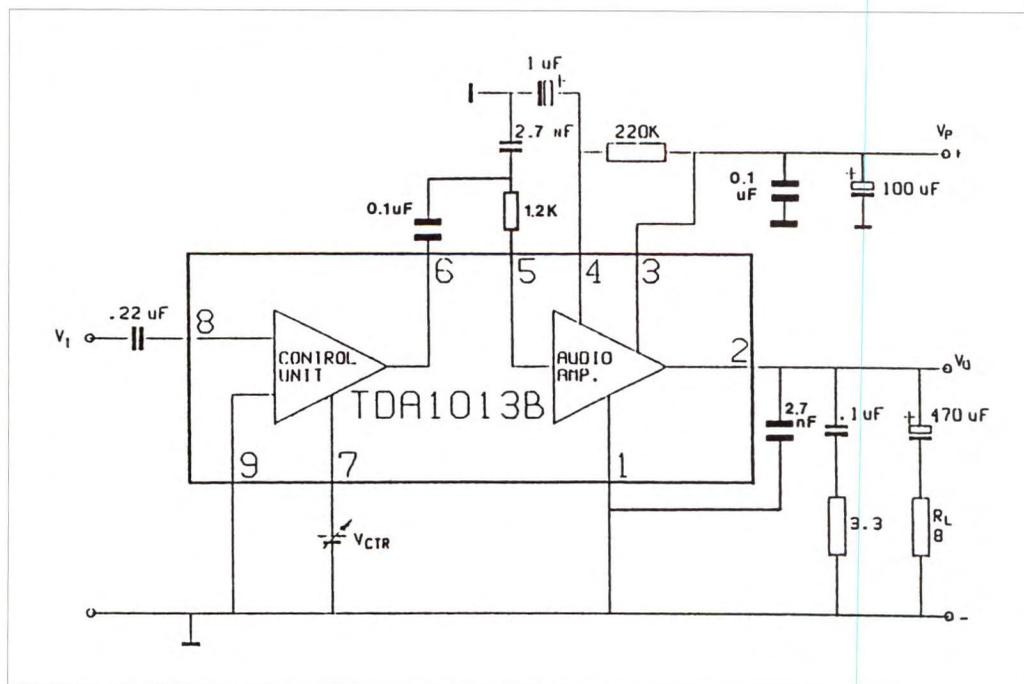


Figura 6. Amplificatore stereo con due TDA1013B.

Figura 7. Schema elettrico con componenti extra per E.M.C.



SAA1101: GENERATORE UNIVERSALE DI SINCRONISMI

CARATTERISTICHE

- Programmabile in sette standard
- Uscite aggiuntive per semplificare il signal processing
- Può essere sincronizzato ad un segnale sync. esterno
- Opzione per selezionare il numero di linee 524/624 anziché 525/625

DESCRIZIONE GENERALE

Il SAA1101 è un generatore universale di sincronismi (USG) destinato ad applicazioni su unità video come telecamere, scanner, generatori video e apparecchiature associate. Il circuito può essere considerato come il successore del generatore di sincronismi SAA1043 e dell'accoppiatore di sottoportante SAA1044.

QUICK REFERENCE DATA

SYMBOL	PARAMETER	MIN.	MAX.	UNIT
V _{DD}	supply voltage range (pin 28)	4.5	5.5	V
I _{DD}	quiescent supply current	-	10	μA
f _{OSC}	clock oscillator frequency	-	24	MHz

ORDERING AND PACKAGE INFORMATION

EXTENDED TYPE NUMBER	PACKAGE			
	PINS	PIN POSITION	MATERIAL	CODE
SAA1101P	28	DIL	plastic	SOT117
SAA1101T	28	SO28	plastic	SOT136A

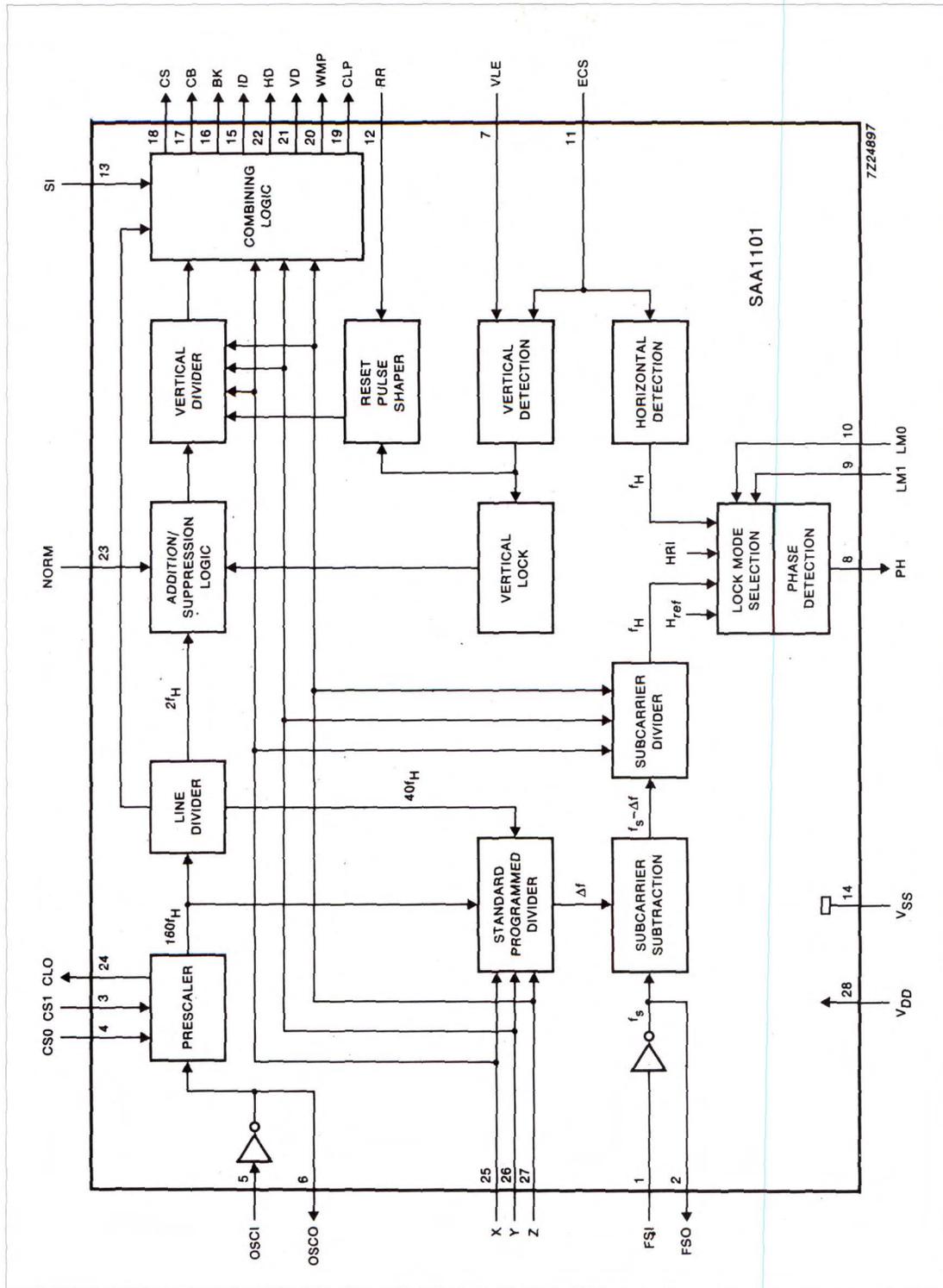


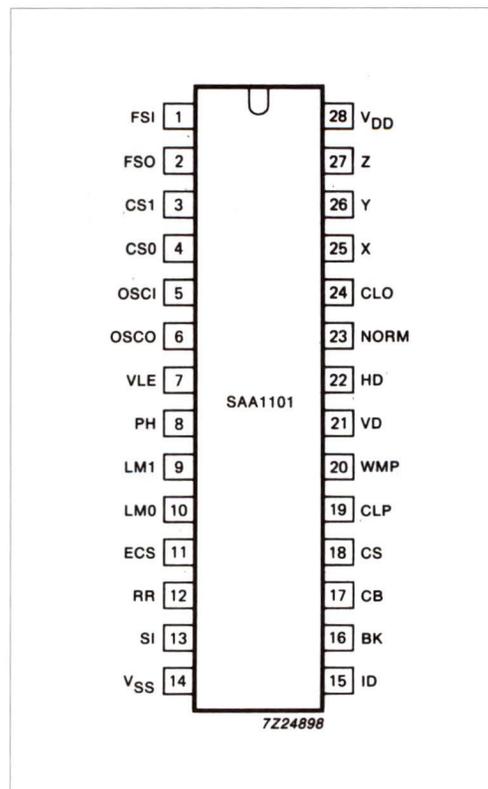
Figura 1. Schema a blocchi.

FUNZIONAMENTO

Generazione degli impulsi

Il chip assicura la generazione degli impulsi standard come i sincronismi, il blanking e il burst per sistemi TV: PAL B/G, PALN, PALM, SECAM e NTSC. Sono stati aggiunti un certo numero di impulsi non-standard per semplificare il signal processing. I segnali includono il drive orizzontale e verticale, l'impulso di clamp, quello di identificazione, ecc. E' possibile selezionare il line mode 524/624 invece del 525/625 per tutti i sistemi TV sopra specificati e per applicazioni in robotica, game e computer.

Figura 2. Configurazione dei piedini; in contenitore SOT117



PINNING

SYMBOL	PIN	DESCRIPTION
FSI	1	subcarrier oscillator input, where $f_{max} = 5$ MHz
FSO	2	subcarrier oscillator output
CS1	3	clock frequency selection – CMOS input
CS0	4	clock frequency selection – CMOS input
OSCI	5	clock oscillator input, where $f_{max} = 24$ MHz
OSCO	6	clock oscillator output
VLE	7	vertical in-lock enable – CMOS input
PH	8	phase detector output – 3-state output
LM1	9	lock mode selection – CMOS input
LM0	10	lock mode selection – CMOS input
ECS	11	external composite sync. signal – CMOS Schmitt-trigger input
RR	12	frame reset – CMOS Schmitt-trigger input
SI	13	set identification, used to set the correct field sequence in PAL-mode. The correction (inversion of fh2) is done at the left-hand slope of the SI-pulse. Minimum pulse width is 800 ns. CMOS Schmitt-trigger input.
V _{SS}	14	ground
ID	15	identification – push-pull output
BK	16	burst key (PAL/NTSC), chroma-blanking (SECAM) – push-pull output
CB	17	composite blanking – push-pull output
CS	18	composite sync. – push-pull output
CLP	19	clamp pulse – push-pull output
WMP	20	white measurement pulse – 3-state output
VD	21	vertical drive pulse – push-pull output
HD	22	horizontal drive pulse – push-pull output
NORM	23	used with X, Y and Z to select TV system; NORM = 0, 625/525 line mode (standard); NORM = 1, 624/524 line mode – CMOS input
CLO	24	clock output – push-pull output
X	25	TV system selection input – CMOS input
Y	26	TV system selection input – CMOS input
Z	27	TV system selection input – CMOS input
V _{DD}	28	voltage supply

LOCK MODE

Il generatore di sincronismi:

- bloccaggio da sottoportante
- bloccaggio da sincronismo lento con H_{ref} esterna
- bloccaggio da sincronismo lento con H_{ref} interna
- bloccaggio da sincronismo veloce con H_{ref} esterna

BLOCCAGGIO DA SOTTOPORTANTE

Il bloccaggio della sottoportante sulla frequenza di linea per i sistemi TV sopra menzionati è dato qui di seguito: la frequenza orizzontale (f_H) è di 15.625 kHz per il sistema a 625 linee e di 15.734264 kHz per il sistema a 525 linee.

SECAM (1 e 2)	$282f_H$
PALN	$229.2516f_H$
NTSC (1 e 2)	$227.5f_H$
PALM	$227.25f_H$
PAL B/G	$283.7516f_H$

Queste relazioni sono ottenute tramite l'uso di un circuito phase locked loop e da una catena di divisori programmata internamente, vedere Figura 3a.

BLOCCAGGIO DA SEGNALI ESTERNI

Per eseguire il bloccaggio con segnali esterni sono possibili tre modi:

1. Bloccaggio sincronismi lento; la linea di frequenza è protetta da un segnale esterno. Le informazioni di linea e di quadro vengono estratte dal segnale di sincronismo esterno e usate separatamente nel sistema di blocco. L'informazione di linea viene inviata ad un circuito phase locked loop nel quale la frequenza di linea esterna e quella interna vengono comparate da un unico rivelatore di fase e usate per la generazione della sottoportante.

L'informazione esterna di quadro viene confrontata con quella interna e, a seconda del risultato, si otterrà la soppressione di una linea in funzione della direzione dell'errore. Il tempo massimo del bloccaggio di quadro è di 6,25 s, vedere Figura 3b.

2. Bloccaggio da sincronismo veloce. Il bloccaggio veloce del quadro è possibile con il frame reset che viene estratto dal segnale esterno di sincronismo, vedere Figura 3c.

3. Bloccaggio del sincronismo con riferimento esterno. Il confronto del segnale di sincronismo di linea con quello di riferimento esterno permette un bloccaggio shiftato. L'ingresso della sottoportante è, in questo caso, usato come ingresso

esterno per il riferimento orizzontale, vedere Figura 3d.

SELEZIONE DEL LOCK MODE

Il lock mode viene selezionato usando gli ingressi LM0 e LM1 illustrati nella tabella riportata qui di seguito.

I diversi lock mode vengono illustrati nelle Figure 3a-b-c-d.

LM0	LM1	SELEZIONE
0	0	lock to subcarrier
0	1	slow sync. lock external H_{ref}
1	0	slow sync. lock internal H_{ref}
1	1	fast sync. lock internal H_{ref}

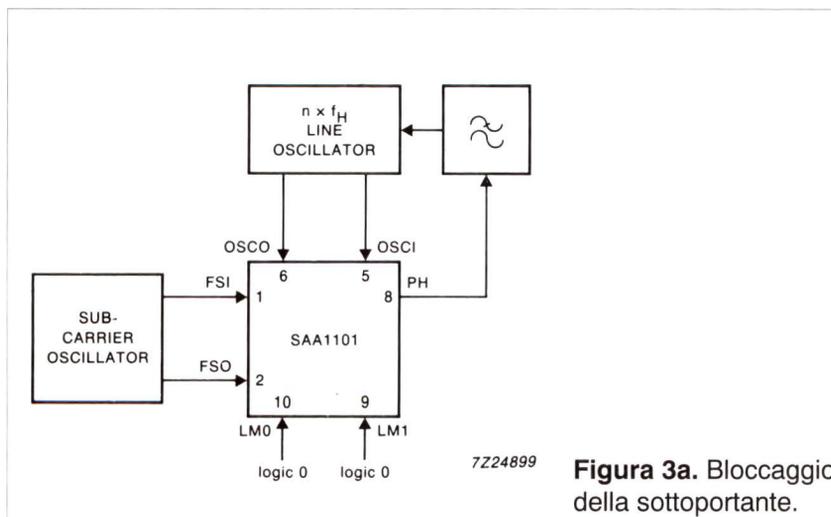


Figura 3a. Bloccaggio della sottoportante.

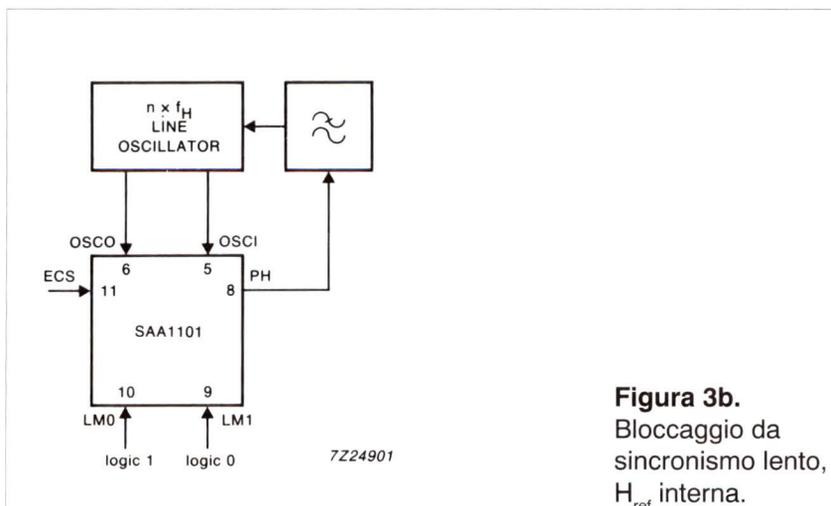


Figura 3b. Bloccaggio da sincronismo lento, H_{ref} interna.

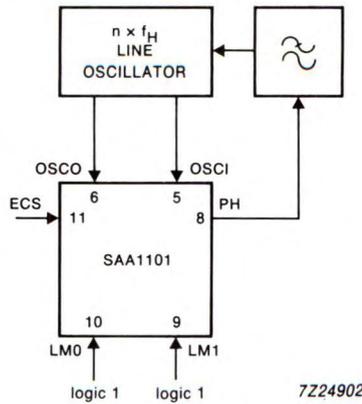


Figura 3c. Bloccaggio da sincronismo veloce, H_{ref} interna.

BLOCCAGGIO CON SEGNALI ORIZZONTALI E VERTICALI

(solo slow lock mode)

E' possibile usare i segnali orizzontali e verticali invece dei segnali di sincronismo composti. I collegamenti in questo caso sono: il segnale orizzontale esterno è collegato all'ingresso ECS (piedino 11) e il segnale verticale all'ingresso RR (piedino 12). Il tempo HIGH dell'impulso orizzontale deve essere minore di $14.4 \mu s$, altrimenti verrà rivelato come se fosse un impulso verticale e altererà il sistema di bloccaggio.

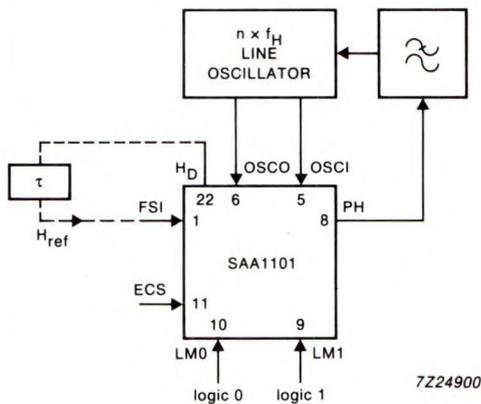


Figura 3d. Bloccaggio da sincronismo lento, H_{ref} esterna.

Selezione della frequenza di clock

La frequenza di clock viene selezionata usando gli ingressi CS0 e CS1 mostrati qui di seguito:

CS0	CS1	FREQUENZA	625 LINEE	525 LINEE	UNITA'
0	0	160fH	2.5	2.517482	MHz
0	1	320fH	5	5.034964	MHz
1	0	960fH	15	15.104893	MHz
1	1	1440fH	22.5	22.657340	MHz

La frequenza orizzontale, $f_H = 15.625$ kHz per le 625 linee, e 15.734264 kHz per le 525 linee.

Oscillatori

L'oscillatore della sottoportante ha come ingresso FSI e come uscita FSO. Viene anche usato come oscillatore a cristallo tipo serie con condensatori di carico in parallelo. La frequenza massima, $f_{max} = 5$ MHz e il condensatore di carico, C_L vale $10 < C_L < 35$ pF.

L'oscillatore di clock ha come ingresso OSC1 e uscita OSCO. Può essere usato con un oscillatore LC o un quarzo risonante in serie con condensatore di carico in parallelo (Figura 4). La massima frequenza, $f_{max} = 24$ MHz e il condensatore di carico, C_L vale $10 < C_L < 35$ pF.

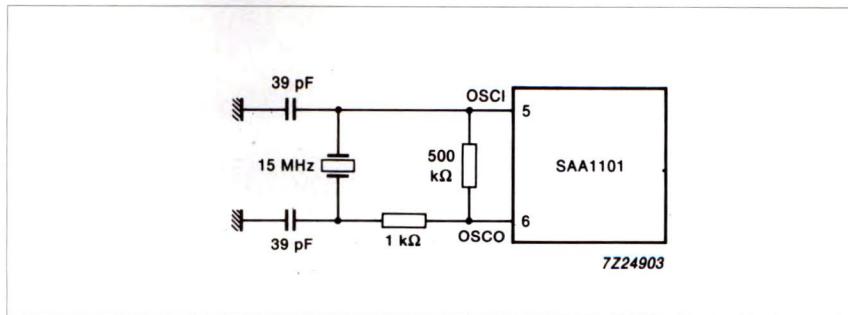


Figura 4. Schema dell'oscillatore a cristallo.

Selezione dei sistemi TV

La selezione dei sistemi TV richiesti viene conseguita tramite gli ingressi X, Y e Z come illustrato nella tabella che segue:

SISTEMA	X	Y	Z
SECAM1	0	0	0
PALN 0	0	0	1
NTSC1	0	1	0
PALM	0	1	1
SECAM2	1	0	0 (con identifier)
PAL B/G	1	0	1
NTSC2	1	1	0 (short blanking)

Selezione di linee a 625/525 (standard; interlaced modes) o 624/524(non interlaced-mode)

La selezione viene effettuata usando l'ingresso NORM. Quando NORM= 0, viene selezionato il modo a 625/525 linee (standard); quando NORM= 1, viene selezionato il modo 624/524 linee.

Dimensioni dell'uscita

Tutte le uscite sono standard da 2 mA in push-pull .

Misura degli impulsi del bianco, WMP: 3-state output 2 mA.

Rivelatore di fase, PH: 3-state output 2 mA

VALORI LIMITE

Ecco valori limite in accordo con l'"Absolute Maximum System" (IEC 134). * La tensione d'ingresso non deve superare i 7 V.

SYMBOL	PARAMETER	MIN.	MAX.	UNIT
V_{DD}	supply voltage	-0.5	+7	V
V_i	input volgage	-0.5	$V_{DD}+0.5^*$	V
I_i	maximum input current	-	± 10	mA
I_o	maximum output current	-	± 10	mA
I_{DD}	maximum supply current in V_{DD}	-	25	mA
P_{tot}	maximum power dissipation	-	400	mW
T_{stg}	storage temperature range	-55	+150	°C

CARATTERISTICHE

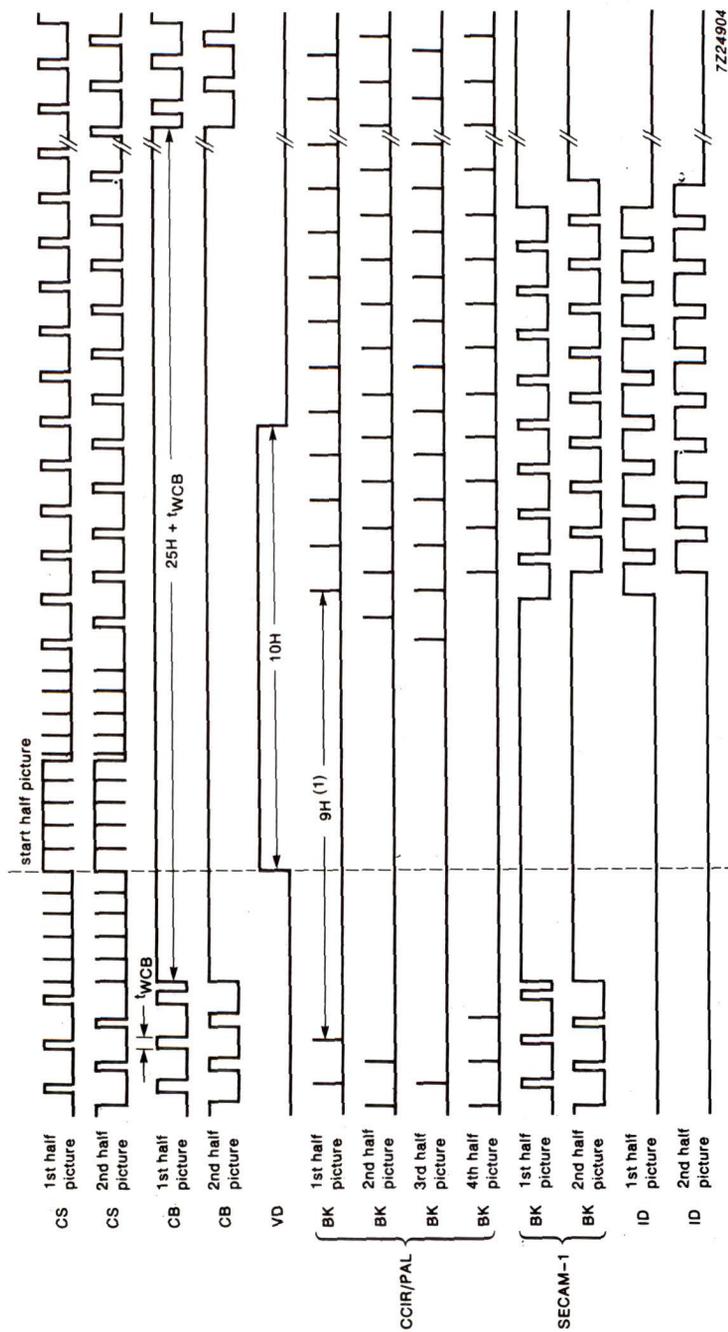
CHARACTERISTICS

$V_{DD} = 4.5$ to 5.5 V; $T_{amb} = -25$ to $+70$ °C unless otherwise specified

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
Supplies						
V_{DD}	supply voltage		4.5	-	5.5	V
I_{DD}	supply current (quiescent)	$T_{amb} = 25$ °C	-	-	10	µA
Inputs						
$\pm I_l$	input leakage current	$T_{amb} = 25$ °C	-	-	100	nA
CMOS COMPATIBLE; X, Y, Z, NORM, CS0, CS1, LM0, LM1 AND VLE						
V_{IH}	input voltage HIGH		$0.7V_{DD}$	-	-	V
V_{IL}	input voltage LOW		-	-	$0.3V_{DD}$	V
SCHMITT TRIGGER INPUTS; ECS, RR AND SI						
V_{T+}	positive-going threshold		-	2.5	4	V
V_{T-}	negative-going threshold		1	1.5	-	V
V_H	hysteresis		0.4	1	-	V
OSCILLATOR INPUTS; OSCI AND FSI						
V_{IH}	input voltage HIGH		$0.7V_{DD}$	-	-	V
V_{IL}	input voltage LOW		-	-	$0.3V_{DD}$	V
Outputs						
PUSH-PULL OUTPUTS; CB, CS, BK, ID, HD, VD, CLP AND CLO						
V_{OH}	output voltage HIGH	$-I_O = 2$ mA; $V_{DD} = 5$ V	4.5	-	-	V
V_{OL}	output voltage LOW	$I_O = 2$ mA; $V_{DD} = 5$ V	-	-	0.5	V
OSCILLATOR OUTPUTS; OSCO AND FSO						
V_{OH}	output voltage HIGH	$-I_O = 0.75$ mA; $V_{DD} = 5$ V	4.5	-	-	V
V_{OL}	output voltage LOW	$I_O = 0.75$ mA; $V_{DD} = 5$ V	-	-	0.5	V
3-STATE OUTPUTS; WMP AND PH						
V_{OH}	output voltage HIGH	$-I_O = 2$ mA; $V_{DD} = 5$ V	4.5	-	-	V
V_{OL}	output voltage LOW	$I_O = 2$ mA; $V_{DD} = 5$ V	-	-	0.5	V
$\pm I_{OZ}$	OFF-state current	$T_{amb} = 25$ °C	-	-	50	nA

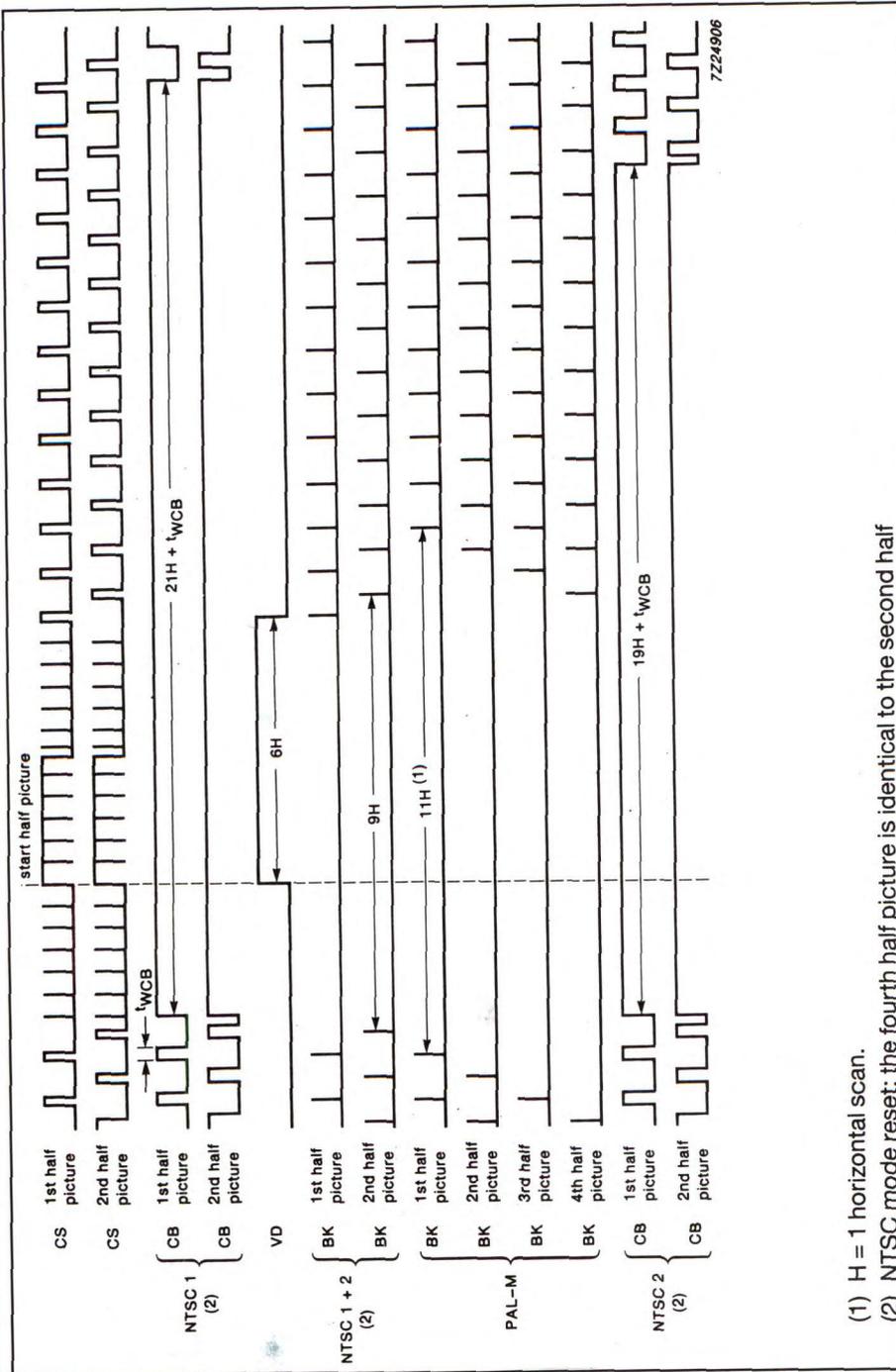
OUTPUT WAVEFORMS

The output waveforms for the different modes of operation are illustrated by Figs 5 and 6.



(1) H = 1 horizontal scan.

Figura 5. Forme d'onda d'uscita per i sistemi PAL/CCIR e SECAM. Nel modo a 624 linee le forme d'onda d'uscita sono identiche alla prima metà della figura del sistema PAL/CCIR e non sono interlacciate.



(1) $H = 1$ horizontal scan.

(2) NTSC mode reset; the fourth half picture is identical to the second half picture for NTSC.

Figura 6. Forme d'onda d'uscita tipiche per i sistemi NTSC e PAL-M. Nel modo a 524 linee le forme d'onda d'uscita sono identiche alla prima metà della figura del sistema NTSC e non sono interlacciate.

SUL PROSSIMO NUMERO...

NE/SE566: Function generator

NE5080: High speed FSK modem

74F00: Quad 2-input NAND gate