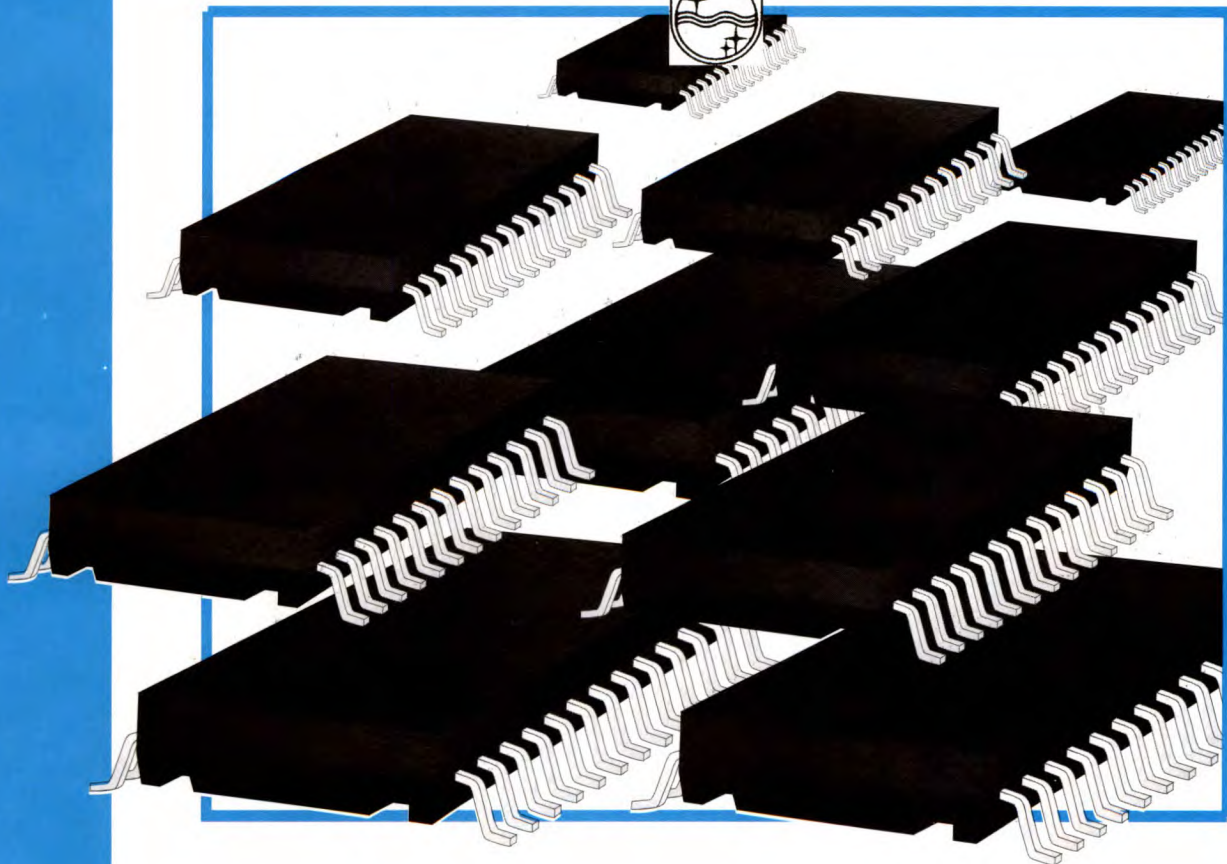


I DATA SHEET DI FARE ELETTRONICA

- LINEARI E TELECOMUNICAZIONI •
- RADIO E SISTEMI AUDIO •
- VIDEO E SISTEMI VIDEO • TTL •

IN COLLABORAZIONE CON



TEA 1041T
TDA 1074A

TEA1041T: INDICATORE DI BATTERIA SCARICA

CARATTERISTICHE PRINCIPALI

- Segnale ottico in seguito alla rilevazione del basso livello della batteria
- Messaggio addizionale "recharge needed"
- Uno o due LED indicatori
- Livello di trigger regolabile
- Bassa corrente di stand-by
- Insensibilità ad interferenze
- Pochi componenti esterni

APPLICAZIONI

- Apparecchi funzionanti a batteria.

DESCRIZIONE GENERALE

Il TEA1041T viene usato in apparecchiature funzionanti a batteria generando un allarme ottico tramite uno o due LED non appena la tensione della batteria scende al disotto di un livello di soglia prestabilito.

QUICK REFERENCE DATA

SYMBOL	PARAMETER	MIN.	TYP.	MAX.	UNIT
V_p	supply voltage	1.8	-	4.0	V
I_{sb}	stand-by current	-	-	10	μ A
P_{tot}	total power dissipation	-	-	150	mW
I_L	output current LED outputs	-	-	59	mA

ORDERING INFORMATION

EXTENDED TYPE NUMBER	PACKAGE			
	PINS	PIN POSITION	MATERIAL	CODE
TEA1041T	8	SO8	plastic	SOT96A

FUNZIONAMENTO

Alimentazione (piedino 8)

La tensione di alimentazione, collegata al terminale 8, può variare da 1.8 a 4.0 V.

Ingresso della tensione di rilevazione (piedino 1)

Il piedino 1 è collegato ad un circuito di trigger composto da un amplificatore e da un trigger di Schmitt. Non appena la tensione sul piedino 1 scende al disotto di 1,25 V viene abilitato al funzionamento un counter up/down. Fino a quando detta tensione aumenta al disopra di questa soglia, il contatore conta in avanti ogni due secondi. Quando la tensione scende al disotto della soglia, il counter inizia il conto alla rovescia e il diodo LED 1 si illumina ogni due secondi fintanto che la tensione sul piedino 1 rimane minore di 1.25 V.

In seguito alla rilevazione di basso livello, il circuito verrà disattivato per mezzo di S1 e, per un periodo di 4 secondi, i LED 1 e 2 si accenderanno alternativamente per una durata di circa 500 ms.

Collegamenti dei LED 1 e 2 (piedini 7 e 6)

I catodi dei LED 1 e 2 devono essere collegati rispettivamente ai piedini 7 e 6. Il circuito funziona anche se viene collegato solo il LED 1.

Collegamento del condensatore dell'oscillatore (piedino 4)

La temporizzazione del circuito viene fornita da un oscillatore interno, la cui frequenza viene determinata da un condensatore collegato al piedino 4.

Il passaggio di una corrente (massimo 5 mA) nel piedino 4 permette il monitoraggio diretto del circuito trigger sui piedini 6 e 7.

Quando V_1 è al disopra di 1.25 V, il piedino 7 sarà in condizione LOW e il piedino 6 HIGH. Al contrario, quando V_1 scende sotto 1.25 V, il livello di soglia del piedino 7 diventerà HIGH mentre il piedino 6 andrà LOW. Tutto questo facilita la taratura del circuito.

Piedino 2 Test Pin

Un segnale di clock esterno può essere collegato al pin test 2. Tale segnale può essere utilizzato per diminuire il tempo di prova (vedere anche applicazione e cablaggio).

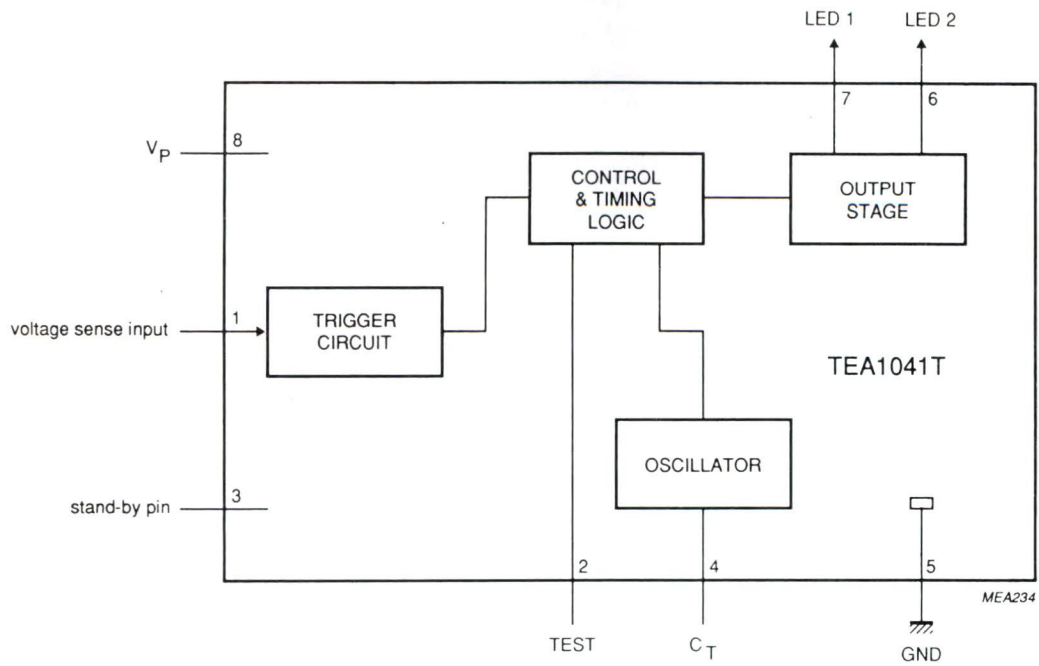


Figura 1. Schema a blocchi interno del TEA1041T.

PINNING

SYMBOL	PIN	DESCRIPTION
V_I	1	voltage sense input
TEST	2	test pin
V_{sw}	3	stand-by
C_T	4	oscillator capacitor
GND	5	ground
L2	6	LED 2
L1	7	LED 1
V_p	8	supply voltage

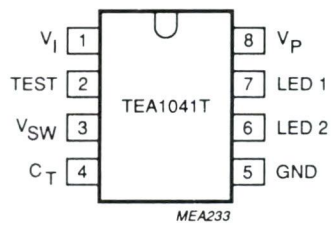


Figura 2. Configurazione dei piedini.

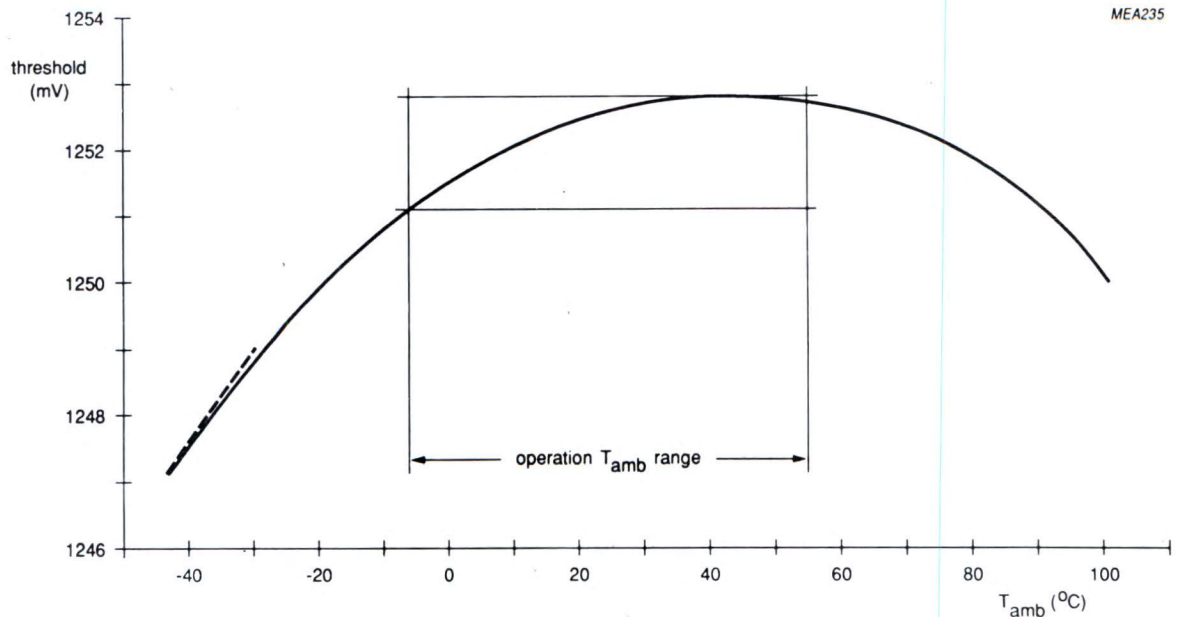


Figura 3. Deriva termica del valore di soglia d'ingresso.

LIMITING VALUES

In accordance with the absolute maximum system (IEX 134)

SYMBOL	PARAMETER	MIN.	MAX.	UNIT
T_j	junction temperature	-25	+125	$^{\circ}C$
T_{stg}	storage temperature range	-25	+125	$^{\circ}C$
V_{max}	maximum voltage (pins 1, 3 and 8)	-0.5	4	V
V_{max}	maximum voltage (pins 6 and 7)	-0.5	5.5	V
I_4	maximum current into pin 4	-	5	mA
	during 1 μs into V_p	-	90	mA
I_{max}	maximum current into test pin	-	0.5	mA
P_{tot}	total power dissipation	-	150	mW
T_{amb}	operating ambient temperature range	-5	+55	$^{\circ}C$

Note

Voltages with respect to 0 V unless otherwise specified

THERMAL RESISTANCE

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT.
R_{th}	thermal resistance	mounted on PC board	-	240	-	K/W
R_{th}		mounted on ceramic	-	170	-	K/W
R_{th}		mounted with heatsink on ceramic	-	120	-	K/W

CHARACTERISTICS

Voltages with respect to 0 V; $T_{amb_{min}} < T_{amb} < T_{amb_{max}}$; $V_{SW} = 0$ V, $V_p = 1.8$ to 4.0 V; unless otherwise specified

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
V_p	supply voltage range		1.8	-	4	V
V_{cl}	clamp voltage V_p ; V_{SW} ; V_I	$I = 10$ mA	-	7.5	8.5	V
I_{SW}	supply current	$V_p = 1.8 - 4$ V	0.65	-	2.2	mA
I_p		$V_p = 1.8$ V; FF is not triggered	2.2	-	4.4	mA
I_p		$V_p = 4$ V; FF is triggered	4	-	8	mA
I_{sb}	stand-by current	measured 1 s after S1 is opened; $V_p = 4$ V	-	-	10	μ A

Trigger amplifier T

V_I	threshold	$T_j = 25$ °C	1.17	1.25	1.33	V
	temperature coefficient		-250	-	+250	$10^{-6}/^{\circ}$ C
ΔV_I	lifetime drift threshold level		-	1	-	mV/1000h
	hysteresis at input V_I due to Schmitt trigger		3	5	7	mV

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
Timing circuitry						
t_{PLH}	propagation delay during adjustment	from passing threshold at input to 50% of output switching edge at $I_o = 1$ mA	-	1	10	μ s
t_s	settling time of IC during adjustment		-	-	1	ms
f_{osc}	oscillator frequency	$C = 10$ nF; $V_p = 2$ to 2.8 V	5.7	8.2	10.7	kHz
I_c	required current I_c to switch adjusting circuitry		2.2	-	2.8	mA
Output circuit						
I_{L1}	output current	$V_{L1} = V_{LB2} = 0.5$ V; $V_p = 1.8$ V	14	20	39	mA
I_{L2}		$V_{L1} = C_{L2} = 2.5$ V $V_p = 4$ V	-	-	59	mA
ΔI_L	output current difference 100 ($I_{L1} - I_{L2} / (I_{L1} + I_{L2}) / 2$)		-15	-	+15	%
V_{sat}	output saturation voltage	$I_{L1}; I_{L2} = 10$ mA	-	-	200	mV
	output leakage current	$T_j \leq 55^{\circ}$ C; $V_p = 4$ V	-	-	10	μ A
Test pin TP						
V_2	high voltage level	used as output	450	-	-	mV
V_2	low voltage level	used as output	-	-	150	mV
$+I_{TP}$	required input current high	used as input	300	-	-	μ A
$-I_{TP}$	input current low	used as input	-	-	40	μ A
f_{test}	maximum input frequency		10	-	-	kHz

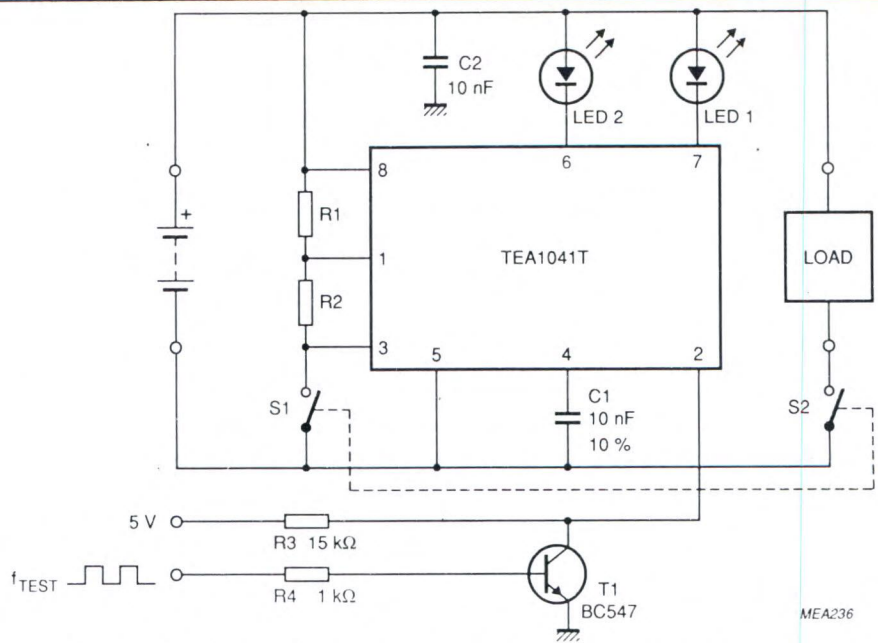


Figura 4. Circuito di prova con collegamento del segnale di clock esterno.

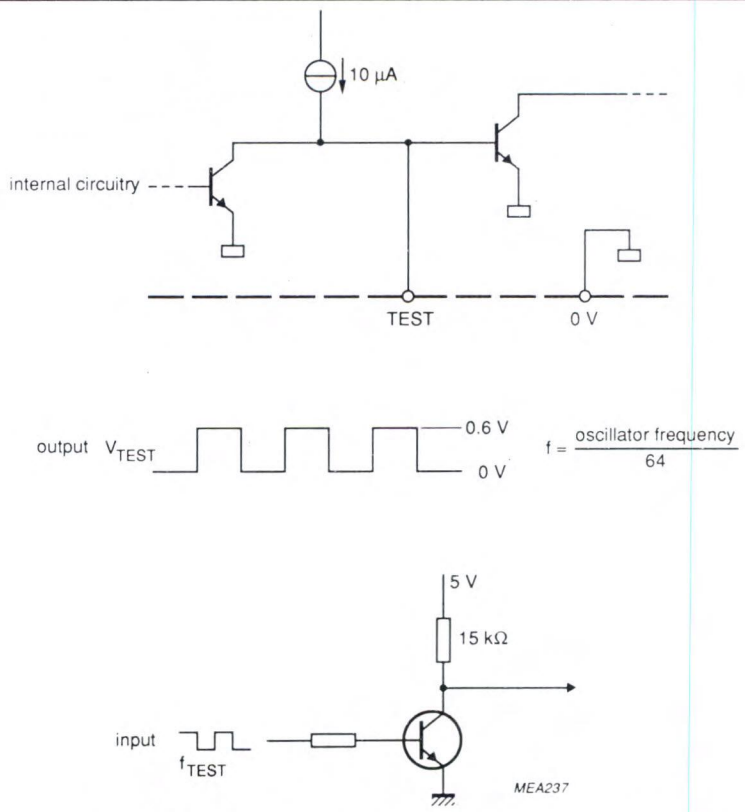


Figura 5. Formazione del segnale di test da applicare al piedino 2.

Test

Il circuito riportato in Figura 4 è stato realizzato sul circuito stampato disegnato in Figura 7. Al terminale 2 viene applicato il segnale di test per mezzo di un transistor. La frequenza dell'oscillatore va monitorata quando questo piedino non viene utilizzato.

Applicazione

Il circuito è semplice e richiede pochi componenti esterni. Il

partitore di tensione formato da R1-R2 entra in circuito per mettere a disposizione l'esatto valore di soglia quando il potenziale sul piedino 1 è di 1,25 V. La somma dei valori di R1 e R2 deve essere approssimativamente di 2 k Ω . Per ottenere una frequenza di oscillazione precisa, il condensatore collegato tra il piedino 4 e il negativo, deve avere un valore di 10 nF \pm 10%. Scegliendo un valore alternativo,

è possibile variare la temporizzazione. I LED che meglio si adattano a questa applicazione sono i Philips PLED-H314A i quali sopportano una corrente diretta massima di 59 mA. L'applicazione realizzata su circuito stampato prevede o meno un carico esterno. Chiudendo S1 si esegue il monitoraggio della batteria mentre chiudendo S2 si collega il carico alla tensione di alimentazione.

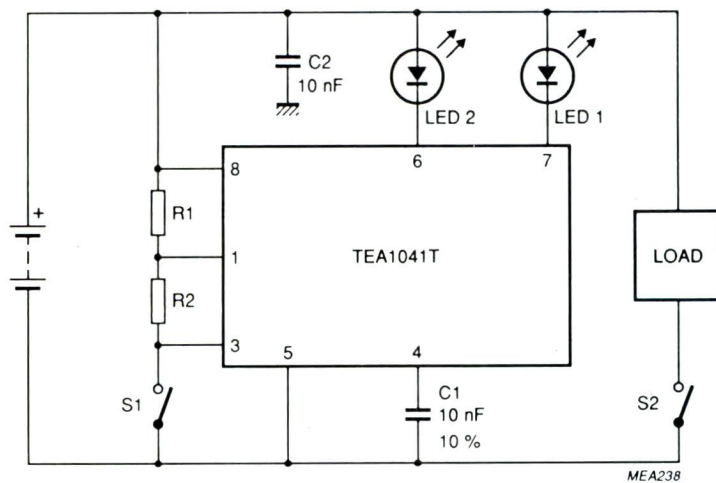
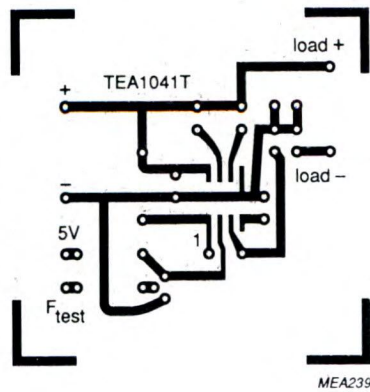


Figura 6. schema elettrico del circuito applicativo.



Printed circuit board copper side, scale 2:1

Figura 7. Basetta stampata sulla quale montare il circuito di test.

APPLICATION CIRCUIT COMPONENT DETAILS

REFERENCE	TYPE	VALUE	UNIT
R1 + R2	-	± 2	k Ω
R3	-	15	k Ω
R4	-	1	k Ω
C1	-	10 $\pm 10\%$	nF
C2	-	10	nF
LED1, LED2	PLED-H314A	-	-
T1	BC547	-	-

Note

The TEA1041 must be soldered to the copper side of the printed-circuit board.

TDA1074A: POTENZIOMETRO ELETTRONICO DUAL TANDEM

DESCRIZIONE GENERALE

Il TDA1074A è un circuito integrato monolitico studiato per il controllo elettronico del volume e del tono negli amplificatori stereo. Si tratta di un potenziometro doppio integrato composto da due elementi accoppiati a guadagno regolabile i cui otto ingressi sono raggiungibili tramite convertitori d'impedenza e le cui quattro uscite pilotano amplificatori operazionali buffer. Il settaggio di ogni coppia di potenziometri è controllato in tensione continua mediante comando singolo. I potenziometri operano per divisione di corrente e il fattore di divisione è determinato dal livello e dalla polarità della tensione continua di controllo che fa riferimento a un livello di tensione esterno pari alla metà della tensione di alimentazione. Poiché i potenziometri elettronici vengono controllati in continua da un singolo potenziometro lineare, questo può essere montato in qualsiasi posizione, anche a distanza, a seconda del tipo di configurazione prescelta. Le impedenze di ingresso e di reazione dei vari blocchi contenenti gli amplificatori operazionali sono accessibili esternamente, per cui è possibile, da parte del TDA1074A, il controllo di alti, bassi, volume e loudness. Il chip può anche essere usato come fader a bassi livelli per controllare il bilanciamento tra gli altoparlanti frontali e posteriori nelle installazioni di autoradio.

CARATTERISTICHE

- Alta impedenza d'ingresso ad entrambi gli estremi dei potenziometri elettronici
- Differenza di guadagno inferiore 0,5 dB
- Reiezione elettronica del ripple
- Livello di riferimento generato internamente e disponibile all'esterno in modo che il controllo di tensione possa variare positivamente o negativamente attorno ad un livello di 0 V predestinato
- Gli amplificatori operazionali dispongono di push-pull d'uscita per fornire tensioni elevate e basso consumo di corrente
- Le uscite degli amplificatori operazionali sono limitate in corrente per prevenire cortocircuiti.
- Progettato per funzionare ad una tensione di 20 V (per livelli massimi del segnale d'ingresso e d'uscita di 6 V), il TDA1074A può lavorare fino ad una tensione minima di 7,5 V riducendo di conseguenza il livello dei segnali.

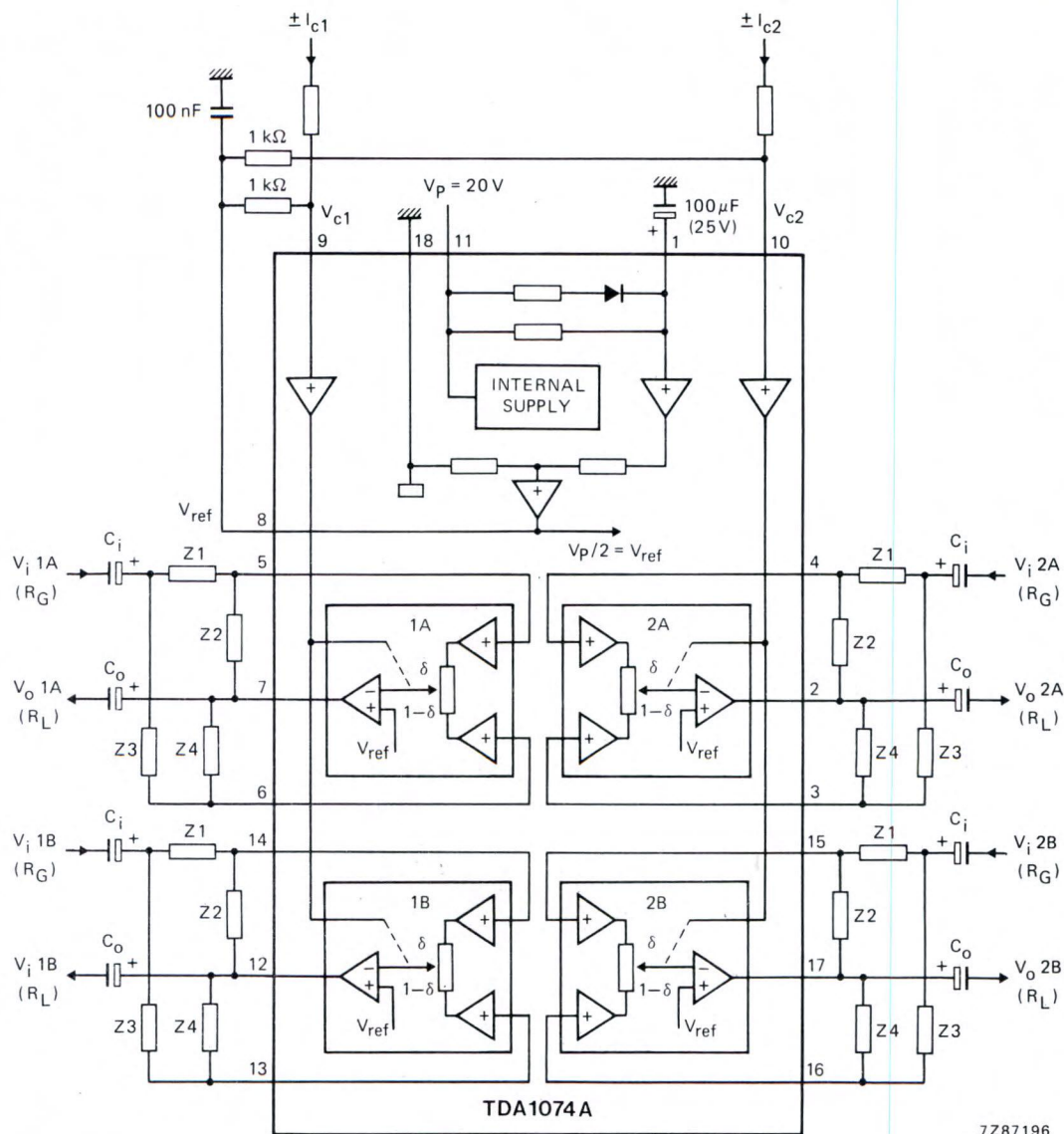
QUICK REFERENCE DATA

Supply voltage (pin 11)	V_p	typ.	20 V
Supply current (pin 11)	I_p	typ.	22 mA
Input signal voltage (r.m.s. value)	$V_{i(rms)}$	max.	6 V
Output signal voltage (r.m.s. value)	$V_{o(rms)}$	max.	6 V
Total harmonic distortion	THD	typ.	0,05 %
Output noise voltage (r.m.s. value)	$V_{no(rms)}$	typ.	50 μ V
Control range	$\Delta\alpha$	typ.	110 dB
Cross-talk attenuation (L/R)	α_{ct}	typ.	80 dB
Ripple rejection (100 Hz)	α_{100}	typ.	46 dB
Tracking of ganged potentiometers	ΔG_V	typ.	0,5 dB

Supply voltage range	V_p		7,5 to 23 V
Operating ambient temperature range	T_{amb}		-30 to + 80 °C

PACKAGE OUTLINE

18-lead DIL; plastic (SOT102).



7Z87196

Figura 1. Diagramma a blocchi e componenti esterni ; I_{c1} (sul piedino 9) e I_{c2} (sul piedino 10) sono le correnti degli ingressi di controllo; V_{c1} (sul piedino 9) e V_{c2} (sul piedino 10) sono le tensioni di controllo riferite a $V_{ref} = V_p/2$ sul piedino 8; $Z1 = Z2 = Z3 = Z4 = 22$ k Ω ; la resistenza d'ingresso del generatore $R_G = 60$ k Ω ; la resistenza di carico d'uscita $R_L = 4,7$ k Ω ; i condensatori d'accoppiamento all'ingresso e all'uscita sono rispettivamente $C_i = 2,2$ μF e $C_o = 10$ μF .

RATINGS

Limiting values in accordance with the Absolute Maximum System (IEC 134)

Supply voltage (pin 11)	V_p	max.	23 V
Control voltages (pins 9 and 10)	$\pm V_{c1}; \pm V_{c2}$	max.	1 V
Input voltage ranges (with respect to pin 18) at pins 3, 4, 5, 6, 13, 14, 15, 16	V_i		0 to V_p V
Total power dissipation	P_{tot}	max.	800 mW
Storage temperature range	T_{stg}		-55 to +150 °C
Operating ambient temperature range	T_{amb}		-30 to +80 °C

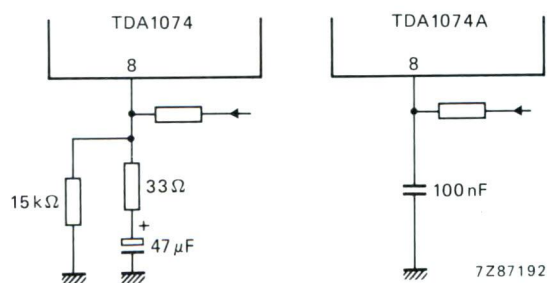
THERMAL RESISTANCE

From crystal to ambient	$R_{th\ cr-a}$	=	80 K/W
-------------------------	----------------	---	--------

REMARK

The difference between the TDA1074 and its successor the TDA1074A is shown in Fig. 2 as the different component configuration at pin 8.

Figura 2. Configurazione dei componenti sul piedino 8; viene mostrata la differenza tra il TDA1074 e il TDA1074A.



APPLICATION INFORMATION

Treble and bass control circuit

$V_P = 20\text{ V}$; $T_{\text{amb}} = 25\text{ }^\circ\text{C}$; measured in Fig. 3; $R_G = 60\ \Omega$; $R_L > 4,7\ \text{k}\Omega$; $C_L < 30\ \text{pF}$; $f = 1\ \text{kHz}$; with a linear frequency response ($V_{c1} = V_{c2} = 0\ \text{V}$); unless otherwise specified

parameter	symbol	min.	typ.	max.	unit
Supply current (without load)	I_P	14	22	30	mA
Frequency response (-1 dB) $V_{c1} = V_{c2} = 0\ \text{V}$	f	10	—	20 000	Hz
Voltage gain at linear frequency response ($V_{c1} = V_{c2} = 0\ \text{V}$)	G_V^*	—	0	—	dB
Gain variation at $f = 1\ \text{kHz}$ at maximum bass/treble boost or cut at $\pm V_{c1} = \pm V_{c2} = 120\ \text{mV}$	ΔG_V^*	—	± 1	—	dB
Bass boost at 40 Hz (ref. 1 kHz) $V_{c2} = 120\ \text{mV}$		—	17,5	—	dB
Bass cut at 40 Hz (ref. 1 kHz) $-V_{c2} = 120\ \text{mV}$		—	17,5	—	dB
Treble boost at 16 kHz (ref. 1 kHz) $V_{c1} = 120\ \text{mV}$		—	16	—	dB
Treble cut at 16 kHz (ref. 1 kHz) $-V_{c1} = 120\ \text{mV}$		—	16	—	dB
Total harmonic distortion at $V_{O(\text{rms})} = 300\ \text{mV}$ $f = 1\ \text{kHz}$ (measured selectively)	THD	—	0,002	—	%
$f = 20\ \text{Hz}$ to $20\ \text{kHz}$	THD	—	0,005	—	%
at $V_{O(\text{rms})} = 5\ \text{V}$ $f = 1\ \text{kHz}$	THD	—	0,015	0,1	%
$f = 20\ \text{Hz}$ to $20\ \text{kHz}$	THD	—	0,05	0,1	%
Signal level at THD = 0,7% (input and output)	$V_{i;o(\text{rms})}$	5,5	6,2	—	V
Power bandwidth at reference level $V_{O(\text{rms})} = 5\ \text{V}$ (-3 dB); THD = 0,1%	B	—	40	—	kHz
Output noise voltages signal plus noise (r.m.s. value); $f = 20\ \text{Hz}$ to $20\ \text{kHz}$	$V_{\text{no}(\text{rms})}$	—	75	—	μV
noise (peak value); weighted to DIN 45 405; CCITT filter	$V_{\text{no}(\text{m})}$	—	160	230	μV

* $G_V = V_O/V_i$.

Treble and bass control circuit

parameter	symbol	min.	typ.	max.	unit
Cross-talk attenuation (stereo) f = 1 kHz	α_{ct}	—	86	—	dB
f = 20 Hz to 20 kHz	α_{ct}	—	80	—	dB
Control voltage cross-talk to the outputs at f = 1 kHz; $V_{c1(rms)} = V_{c2(rms)} = 1$ mV	$-\alpha_{ct}$	—	20	—	dB
Ripple rejection at f = 100 Hz; $V_P(rms) < 200$ mV	α_{100}	—	46	—	dB

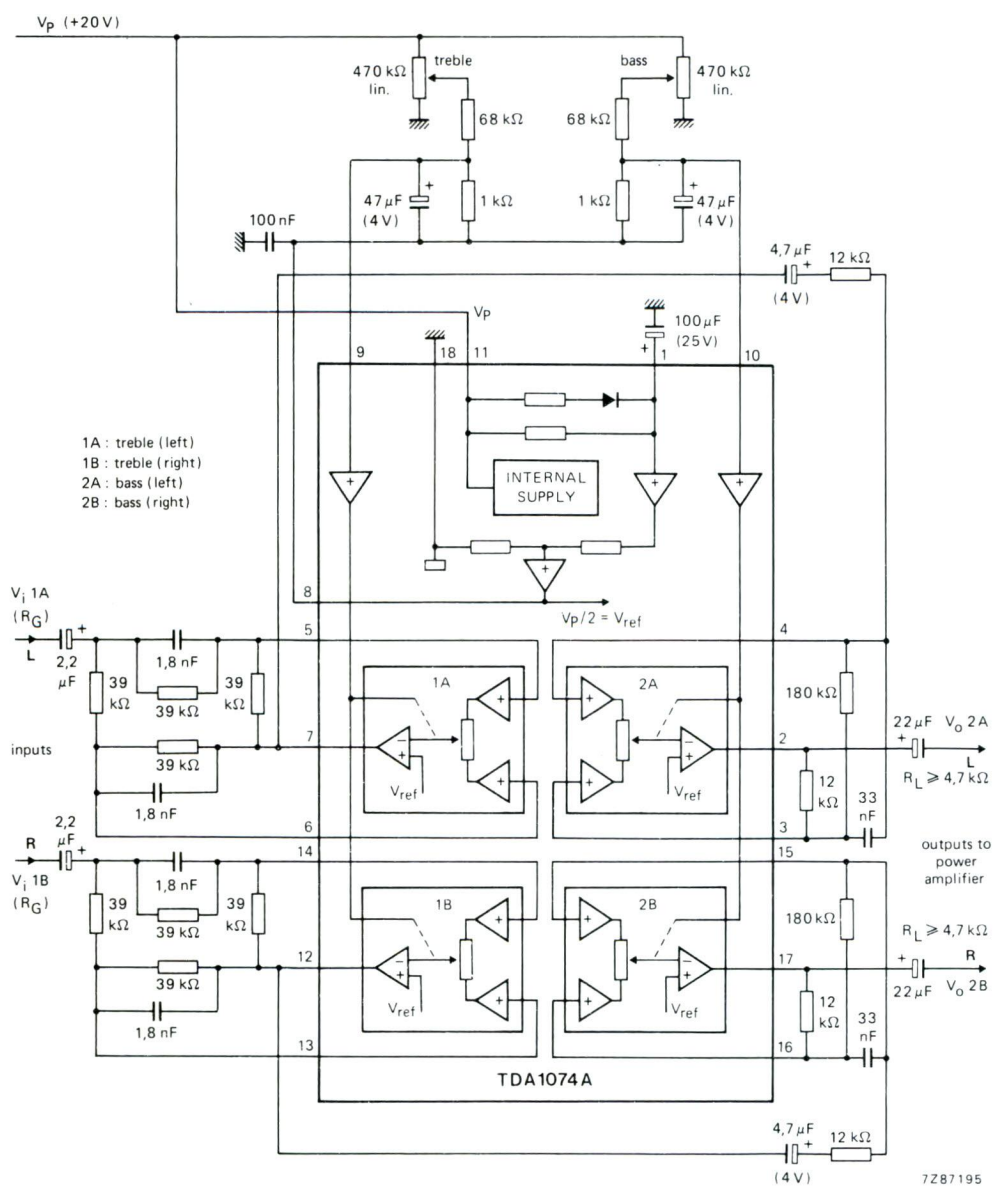


Figura 3. Schema applicativo del circuito di controllo dei toni alti e bassi.

APPLICATION INFORMATION (continued)

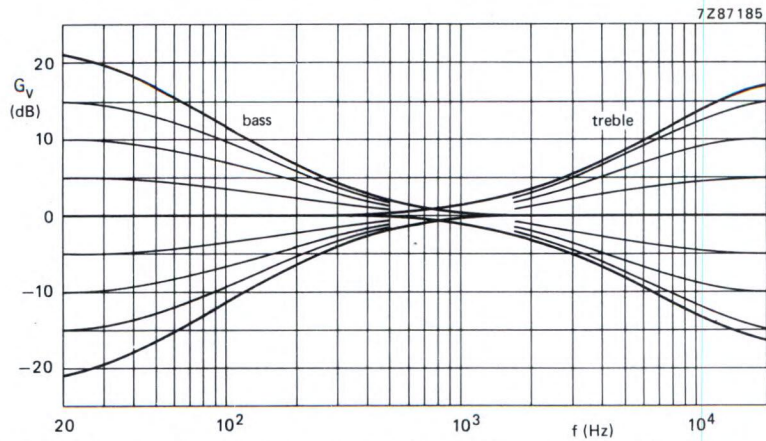


Figura 4. Curve di risposta in frequenza; guadagno in tensione (alti e bassi) in funzione della frequenza.

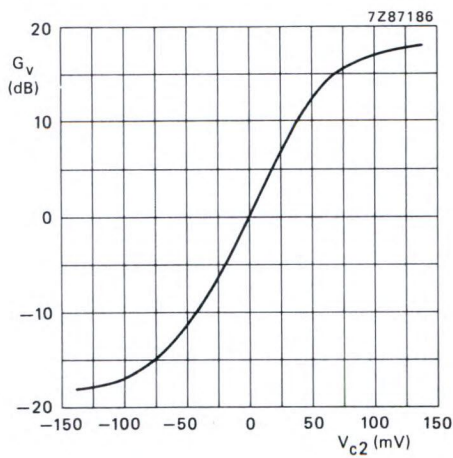


Figura 5. Curva di controllo; guadagno in tensione (bassi) in funzione della tensione di controllo (V_{C2}); $f = 40$ Hz.

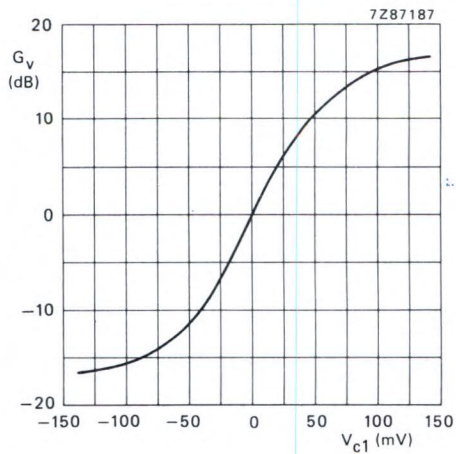
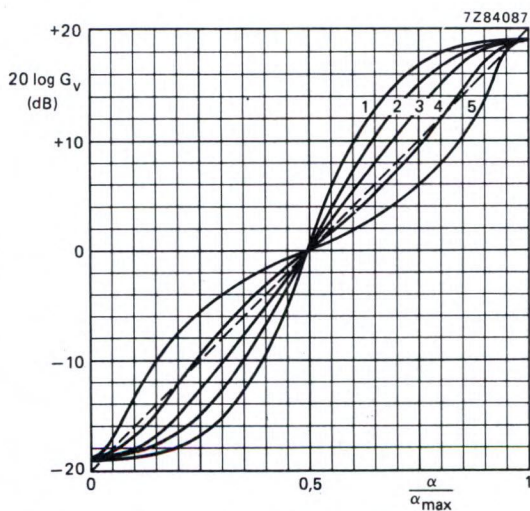


Figura 6. Curva di controllo; guadagno in tensione (alti) in funzione della tensione di controllo (V_{C1}); $f = 16$ kHz.



curve no.	value of R
1	10 k Ω
2	100 k Ω
3	220 k Ω
4	470 k Ω
5	1 M Ω

Figura 7. Guadagno in tensione ($G_v = V_o/V_i$) in funzione dell'angolo di rotazione (α) di un potenziometro lineare (R); per i numeri di curva vedere la tabella riportata a lato; $f =$ da 40 Hz a 16 kHz.

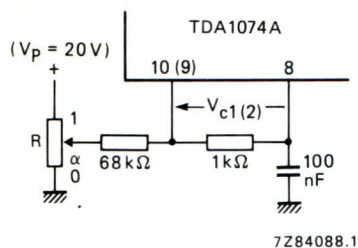


Figura 8. Circuito per la misura delle curve di figura 7.

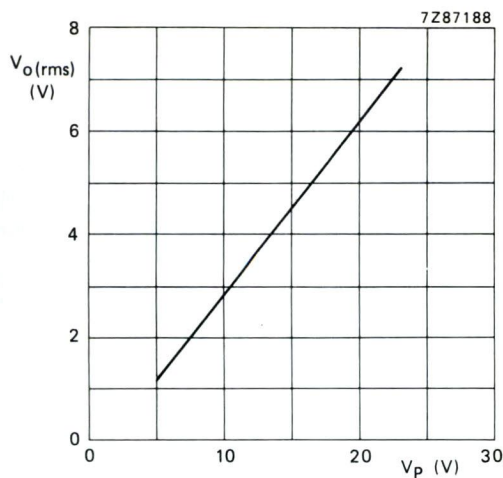


Figura 9. Livello del segnale d'uscita in funzione di V_p ; THD= 0,7%; $f= 1\text{ kHz}$; $V_{C1}=V_{C2}=0V$.

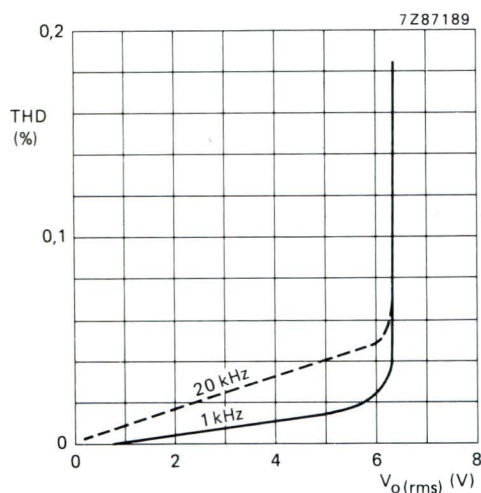


Figura 10. Distorsione armonica totale in funzione del livello d'uscita; $V_p= 20\text{ V}$; $R_L= 4,7\text{ k}\Omega$; $V_{C1}=V_{C2}=0V$ (lineare, $G_v\text{ tot}=1$).

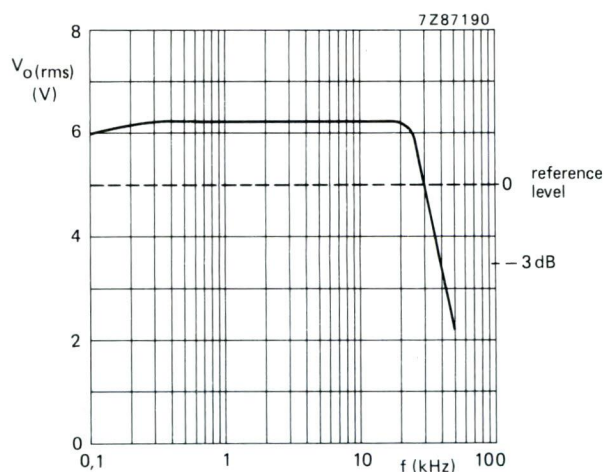


Figura 11. Larghezza di banda in potenza con THD = 0,1%; il livello di riferimento è 5 V (r.m.s.)

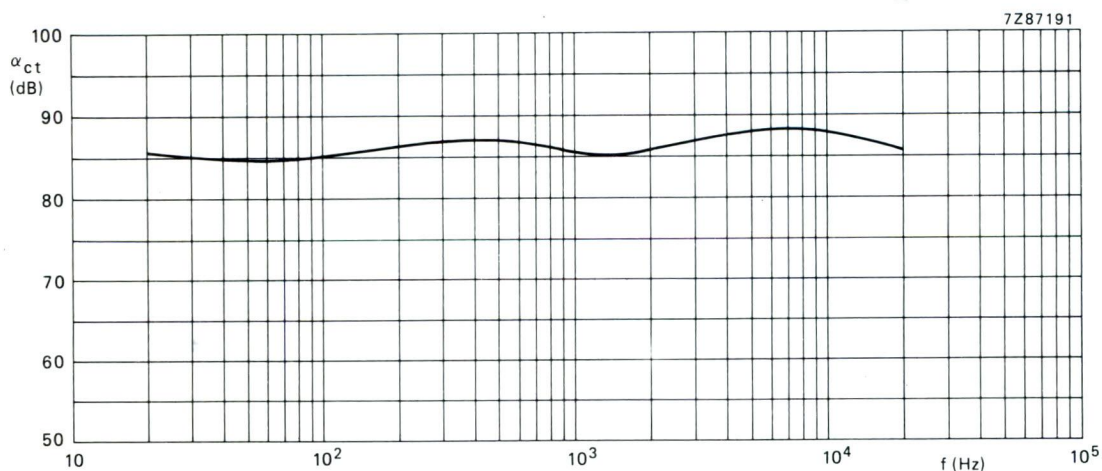


Figura 12. Cross-talk in funzione della frequenza; predisposizione lineare di alti e bassi ($V_{C1}=V_{C2}=0\text{ V}$); $V_i= 5\text{ V}$; $R_G= 60\ \Omega$; $R_L= 4,7\text{ k}\Omega$.

NOTE APPLICATIVE

- Se uno o più potenziometri elettronici di uno stesso chip non vengono utilizzati, seguire le seguenti regole:
 - I segnali di ingresso inutilizzati devono essere collegati alla relativa uscita; ad esempio, i piedini 3 e 4 col piedino 2;
 - L'ingresso inutilizzato della tensione di controllo deve essere collegato direttamente al piedino 8 (V_{ref}).
- Usando più di un chip TDA1074A in una stessa applicazione, i piedini 1 possono essere collegati tra di loro, mentre, i piedini 8 (V_{ref}) non vanno collegati direttamente.
- E' possibile inserire circuiteria addizionale per limitare la risposta a frequenze ultrasoniche.
- E' possibile ricorrere a circuiteria alternativa per limitare il guadagno nel circuito di controllo dei toni alti a frequenze ultrasoniche.

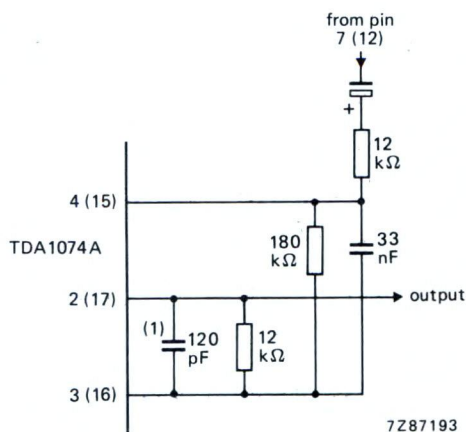


Figura 13. Circuito per la limitazione della risposta in frequenza.

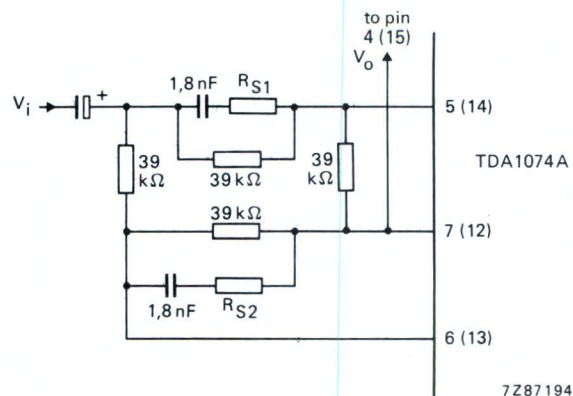


Figura 14. Circuito per la limitazione del guadagno del circuito di controllo degli alti.

SUL PROSSIMO NUMERO...

NE/SE5539

High Frequency
Operational Amplifier

74F166

8 bit Bidirectional Universal
Shift Register